

A arquitetura Alpha

Trabalho de MO401

Luís Guilherme Fernandes Pereira – RA009206

10 de Novembro de 2005

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Resumo e Introdução;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Resumo e Introdução;
- ▶ Arquitetura Alpha;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Resumo e Introdução;
- ▶ Arquitetura Alpha;
- ▶ Microprocessador Alpha 21264;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Resumo e Introdução;
- ▶ Arquitetura Alpha;
- ▶ Microprocessador Alpha 21264;
- ▶ Considerações Finais;

Resumo

Este trabalho pretende descrever diversas características da arquitetura Alpha, bem como formas de implementação dessas características no microprocessador Alpha-21264 através de um aprofundado estudo de caso.

▶ ILP;

- ▶ ILP;
- ▶ Exploração Dinâmica;

- ▶ ILP;
- ▶ Exploração Dinâmica;
- ▶ Superescalaridade;

- ▶ ILP;
- ▶ Exploração Dinâmica;
- ▶ Superescalaridade;
- ▶ Previsão de desvios;

- ▶ ILP;
- ▶ Exploração Dinâmica;
- ▶ Superescalaridade;
- ▶ Previsão de desvios;
- ▶ Vantagens;

- ▶ Criada em 1992 (sucessor do VAX);

- ▶ Criada em 1992 (sucessor do VAX);
- ▶ Modelo RISC de desenvolvimento, influências do MIPS;

- ▶ Criada em 1992 (sucessor do VAX);
- ▶ Modelo RISC de desenvolvimento, influências do MIPS;
- ▶ 64-bit, Superpipeline, Superescalar;

- ▶ Criada em 1992 (sucessor do VAX);
- ▶ Modelo RISC de desenvolvimento, influências do MIPS;
- ▶ 64-bit, Superpipeline, Superescalar;
- ▶ Projeto manual: alta frequência.

- ▶ Desvio (*branch*)

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Desvio (*branch*)
- ▶ Ponto flutuante

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Desvio (*branch*)
- ▶ Ponto flutuante
- ▶ Memória
- ▶ Memória / Função
- ▶ Memória / Desvio

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Desvio (*branch*)
- ▶ Ponto flutuante
- ▶ Memória
- ▶ Memória / Função
- ▶ Memória / Desvio
- ▶ Operação

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Desvio (*branch*)
- ▶ Ponto flutuante
- ▶ Memória
- ▶ Memória / Função
- ▶ Memória / Desvio
- ▶ Operação
- ▶ Pré-*fetch* de cache
- ▶ MVI (instruções de *motion-video*)

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

O Alpha-21264 tem:

- ▶ 4 unidades de execução inteira
- ▶ 2 unidades de propósito geral

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

O Alpha-21264 tem:

- ▶ 4 unidades de execução inteira
- ▶ 2 unidades de propósito geral
- ▶ 2 ULAs de endereço

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

O Alpha-21264 tem:

- ▶ 4 unidades de execução inteira
- ▶ 2 unidades de propósito geral
- ▶ 2 ULAs de endereço
- ▶ 32 registradores de inteiros e 31 registradores de ponto flutuante.
- ▶ 48 registradores de reordenação de inteiros e 40 de ponto flutuante.
- ▶ 80 registradores de inteiros adicionais (cópia dos outros 80)

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ *fetch* de até 4 instruções por ciclo;

Paralelismo Superescalar Especulativo

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ *fetch* de até 4 instruções por ciclo;
- ▶ execução especulativa e dinâmica;

Paralelismo Superescalar Especulativo

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ *fetch* de até 4 instruções por ciclo;
- ▶ execução especulativa e dinâmica;
- ▶ predição de desvios;

Paralelismo Superescalar Especulativo

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ *fetch* de até 4 instruções por ciclo;
- ▶ execução especulativa e dinâmica;
- ▶ predição de desvios;
- ▶ renomeação de registradores.

Pipeline

1. Busca;
2. Transferência;
3. Renomeação;
4. Delegação;
5. Leitura dos registradores (usa *bypassing*);
6. Execução;
7. Memória.

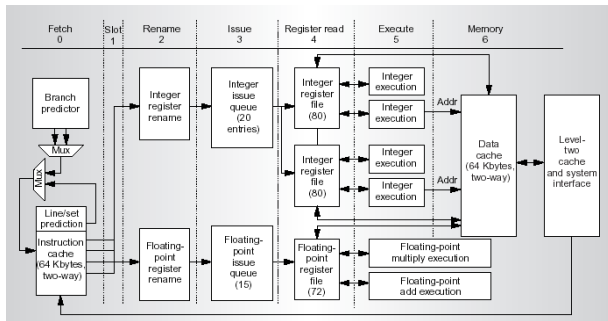
Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais



- ▶ Cache de instruções e de dados;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

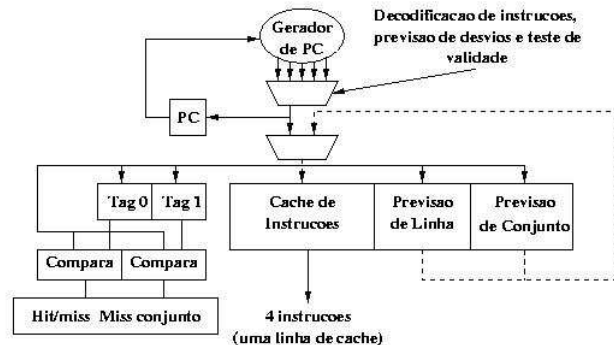


Figura: Busca (fetch) de instruções

- ▶ Cache de instruções e de dados;
- ▶ Cache 2-associativa de 64 bytes;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

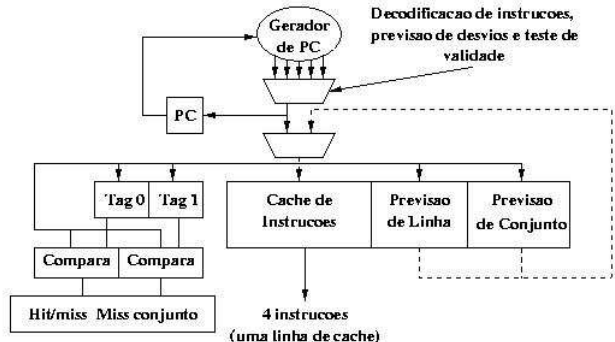


Figura: Busca (fetch) de instruções

- ▶ Cache de instruções e de dados;
- ▶ Cache 2-associativa de 64 bytes;
- ▶ Quatro instruções por ciclo;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

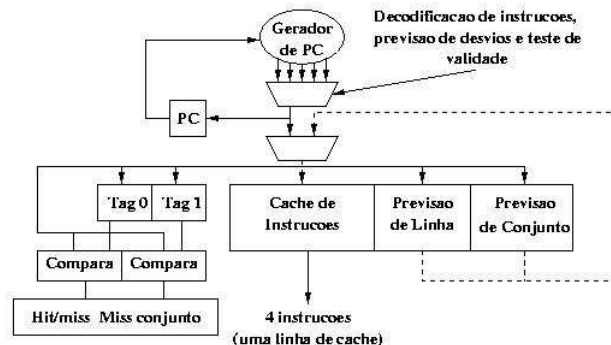


Figura: Busca (fetch) de instruções

- ▶ Cache de instruções e de dados;
- ▶ Cache 2-associativa de 64 bytes;
- ▶ Quatro instruções por ciclo;
- ▶ Previsão de próxima linha;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

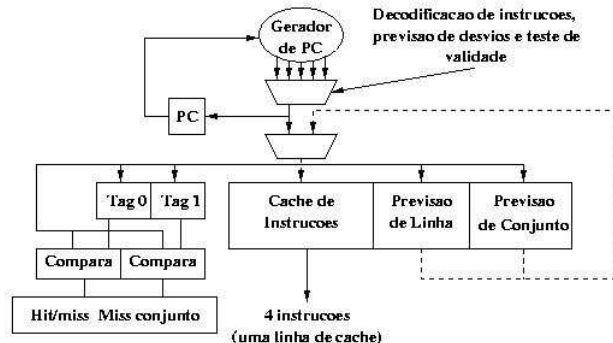


Figura: Busca (fetch) de instruções

- ▶ 128K de Cache L1 (64K para dados e 64K para instruções);

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ 128K de Cache L1 (64K para dados e 64K para instruções);
- ▶ Cache L2 controlado pelo processador;

[Outline](#)

[Introdução](#)

[Arquitetura Alpha: geral](#)

[Arquitetura Alpha:
Microprocessador 21264](#)

[Considerações finais](#)

- ▶ 128K de Cache L1 (64K para dados e 64K para instruções);
- ▶ Cache L2 controlado pelo processador;
- ▶ Dois loads ou stores por ciclo sem conflito;

[Outline](#)

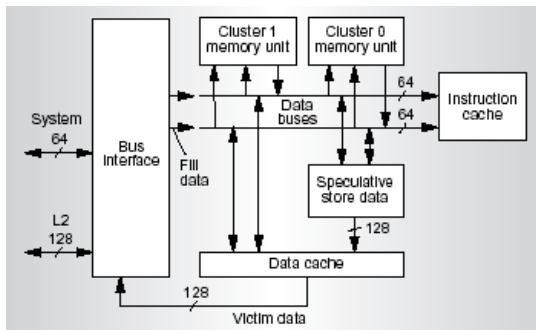
[Introdução](#)

[Arquitetura Alpha: geral](#)

[Arquitetura Alpha:
Microprocessador 21264](#)

[Considerações finais](#)

- ▶ 128K de Cache L1 (64K para dados e 64K para instruções);
- ▶ Cache L2 controlado pelo processador;
- ▶ Dois loads ou stores por ciclo sem conflito;



Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Nome diferente, otimização transparente

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Renomeação de registradores:

- ▶ Elimina pseudo-dependências de dados (semelhante à otimização de “variable renaming” de compiladores);

[Outline](#)

[Introdução](#)

[Arquitetura Alpha: geral](#)

[Arquitetura Alpha:
Microprocessador 21264](#)

[Considerações finais](#)

Nome diferente, otimização transparente

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Renomeação de registradores:

- ▶ Elimina pseudo-dependências de dados (semelhante à otimização de “variable renaming” de compiladores);
- ▶ Cada instrução um registrador;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Renomeação de registradores:

- ▶ Elimina pseudo-dependências de dados (semelhante à otimização de “variable renaming” de compiladores);
- ▶ Cada instrução um registrador;
- ▶ Mapeamento entre registradores visíveis e internos;

[Outline](#)

[Introdução](#)

[Arquitetura Alpha: geral](#)

[Arquitetura Alpha:
Microprocessador 21264](#)

[Considerações finais](#)

Renomeação de registradores:

- ▶ Elimina pseudo-dependências de dados (semelhante à otimização de “variable renaming” de compiladores);
- ▶ Cada instrução um registrador;
- ▶ Mapeamento entre registradores visíveis e internos;
- ▶ Mantém estado de mapeamento para possível restauração;

Outline

Introdução

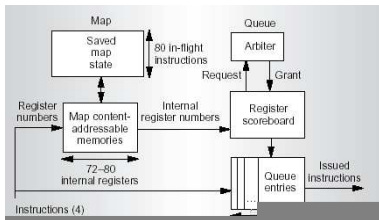
Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Renomeação de registradores:

- ▶ Elimina pseudo-dependências de dados (semelhante à otimização de “variable renaming” de compiladores);
- ▶ Cada instrução um registrador;
- ▶ Mapeamento entre registradores visíveis e internos;
- ▶ Mantém estado de mapeamento para possível restauração;



Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Alocação de instruções para unidades funcionais:

- ▶ Filas de inteiros e de ponto flutuante separadas;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Alocação de instruções para unidades funcionais:

- ▶ Filas de inteiros e de ponto flutuante separadas;
- ▶ Algoritmo de *scoreboard*;
- ▶ Até seis instruções despachadas por ciclo;

Alocação de instruções para unidades funcionais:

- ▶ Filas de inteiros e de ponto flutuante separadas;
- ▶ Algoritmo de *scoreboard*;
- ▶ Até seis instruções despachadas por ciclo;
- ▶ Dois *clusters* de inteiros e um de ponto flutuante;

Alocação de instruções para unidades funcionais:

- ▶ Filas de inteiros e de ponto flutuante separadas;
- ▶ Algoritmo de *scoreboard*;
- ▶ Até seis instruções despachadas por ciclo;
- ▶ Dois *clusters* de inteiros e um de ponto flutuante;
- ▶ Escolha do *cluster* através de um árbitro;

Alocação de instruções para unidades funcionais:

- ▶ Filas de inteiros e de ponto flutuante separadas;
- ▶ Algoritmo de *scoreboard*;
- ▶ Até seis instruções despachadas por ciclo;
- ▶ Dois *clusters* de inteiros e um de ponto flutuante;
- ▶ Escolha do *cluster* através de um árbitro;
- ▶ Especulação em filas.

Mais sobre os clusters

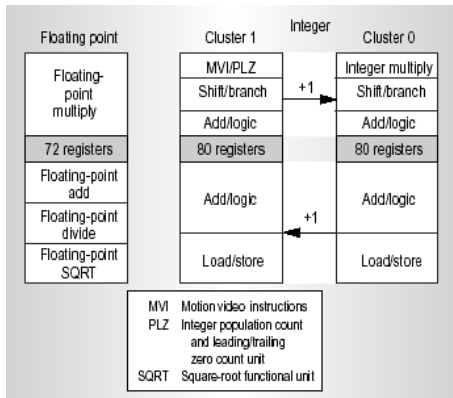


Figura: Clusters

Cada *cluster* está associado a um dos bancos de inteiros;

- ▶ 2 unidades de inteiros para soma, lógica, shift e branch;
- ▶ Uma delas com multiplicação, outra com multimídia;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ 2 unidades de inteiros para soma, lógica, shift e branch;
- ▶ Uma delas com multiplicação, outra com multimídia;
- ▶ As demais unidades de inteiros tratam soma, lógica, loads e stores.

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ 2 unidades de inteiros para soma, lógica, shift e branch;
- ▶ Uma delas com multiplicação, outra com multimídia;
- ▶ As demais unidades de inteiros tratam soma, lógica, loads e stores.
- ▶ 2 unidades de ponto flutuante:

- ▶ 2 unidades de inteiros para soma, lógica, shift e branch;
- ▶ Uma delas com multiplicação, outra com multimídia;
- ▶ As demais unidades de inteiros tratam soma, lógica, loads e stores.
- ▶ 2 unidades de ponto flutuante:
- ▶ Uma realiza adição, divisão e radiciação;
- ▶ Outra realiza multiplicação;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Classe da Instrução	Latência
Operações simples de inteiros	1
MVI / PLZ	3
Multiplicação de inteiros	7
Carga de inteiros	3
Carga de ponto flutuante	4
Adição de ponto flutuante	4
Multiplicação de ponto flutuante	4
Divisão de ponto flutuante (precisão simples)	12
Divisão de ponto flutuante (precisão dupla)	15
Raiz quadrada de ponto flutuante (precisão simples)	15
Raiz quadrada de ponto flutuante (precisão dupla)	30

- ▶ Retirada de instruções em ordem – impressão de execução em ordem;

- ▶ Retirada de instruções em ordem – impressão de execução em ordem;
- ▶ Buffer de reordenação – exceções cancelam as subseqüentes;

- ▶ Retirada de instruções em ordem – impressão de execução em ordem;
- ▶ Buffer de reordenação – exceções cancelam as subseqüentes;
- ▶ Fila de loads e de stores;

- ▶ Previsão local;

Outline

Introdução

Arquitetura Alpha: geral

**Arquitetura Alpha:
Microprocessador 21264**

Considerações finais

- ▶ Previsão local;
- ▶ Previsão global;

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Previsão local;
- ▶ Previsão global;
- ▶ Mecanismo de decisão;

Outline

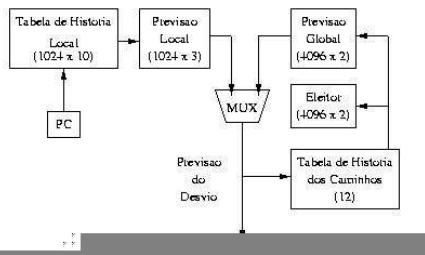
Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

- ▶ Previsão local;
- ▶ Previsão global;
- ▶ Mecanismo de decisão;



Outline

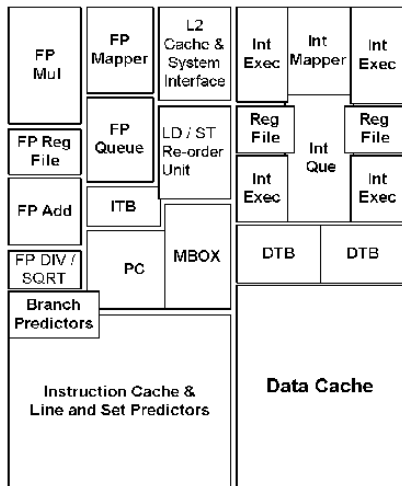
Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

Floorplan



digital

[Outline](#)

[Introdução](#)

[Arquitetura Alpha: geral](#)

[Arquitetura Alpha:
Microprocessador 21264](#)

[Considerações finais](#)

- ▶ Projeto manual, boas implementações;

- ▶ Projeto manual, boas implementações;
- ▶ Clock alto para complexidade;

- ▶ Projeto manual, boas implementações;
- ▶ Clock alto para complexidade;
- ▶ Sistemas distribuídos e barateamento do PC: queda;

- ▶ Projeto manual, boas implementações;
- ▶ Clock alto para complexidade;
- ▶ Sistemas distribuídos e barateamento do PC: queda;
- ▶ Diversidade de conceitos de arquitetura utilizados;

- ▶ Projeto manual, boas implementações;
- ▶ Clock alto para complexidade;
- ▶ Sistemas distribuídos e barateamento do PC: queda;
- ▶ Diversidade de conceitos de arquitetura utilizados;
- ▶ Como garantir a lei de Moore?

Dúvidas e questionamentos

A arquitetura Alpha

Luís Guilherme
Fernandes Pereira –
RA009206

Outline

Introdução

Arquitetura Alpha: geral

Arquitetura Alpha:
Microprocessador 21264

Considerações finais

?