

# ***Uma Visão Geral da Arquitetura Cell***

Wellington Mariusso

010086

Disciplina MO401 - Prof. Rodolfo Jardim de Azevedo

Instituto de Computação - Unicamp

# *Roteiro*

- Visão Geral
- Principais Componentes
  - PowerPC Processor Element
  - Synergistic Processor Element
- Considerações de Software
- Estatísticas

# Visão Geral

- Desenvolvido pelo consórcio Sony+Toshiba+IBM
- Requisitos
  - Alta Performance – ponto flutuante
  - Baixo Consumo
  - Baixo Custo
- Solução
  - Multicore
  - Heterogêneo

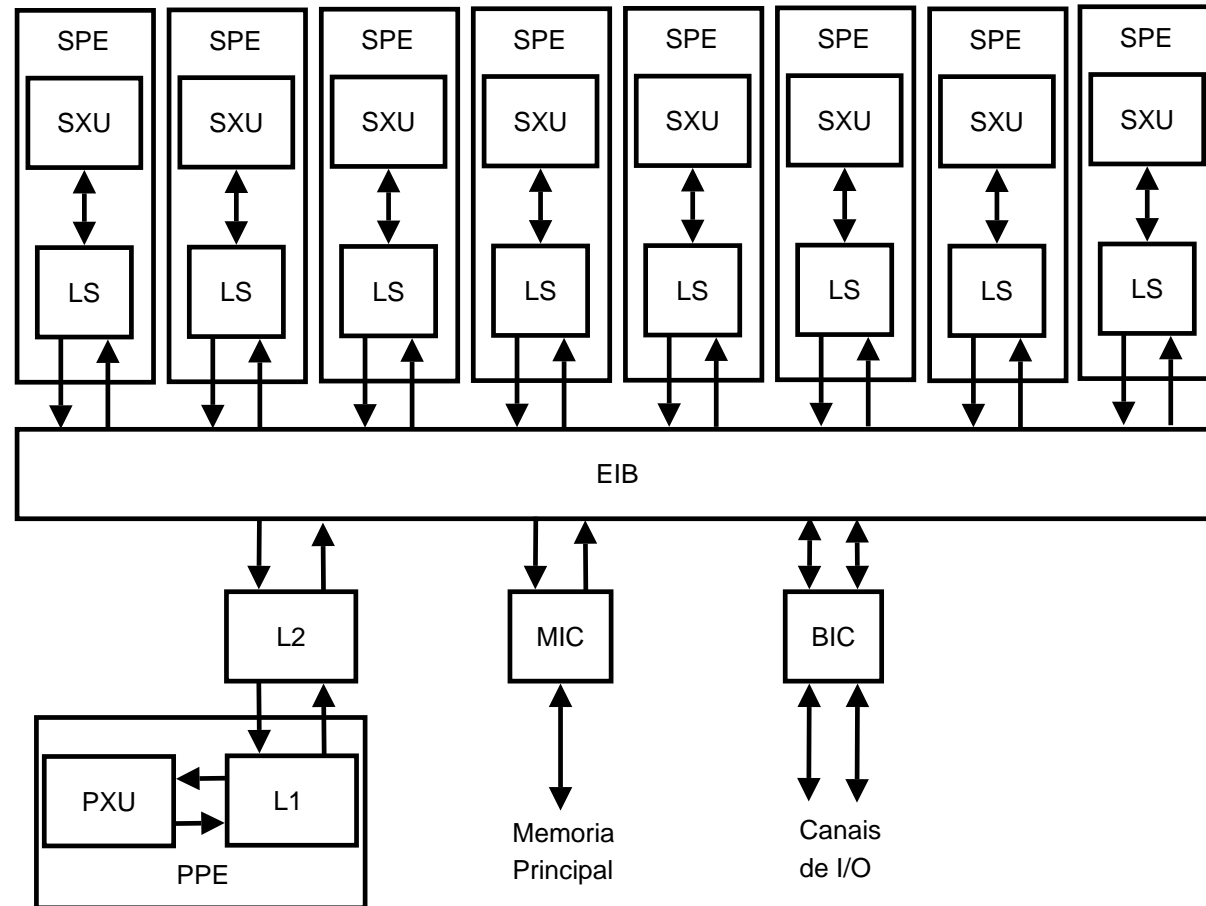
# Motivação



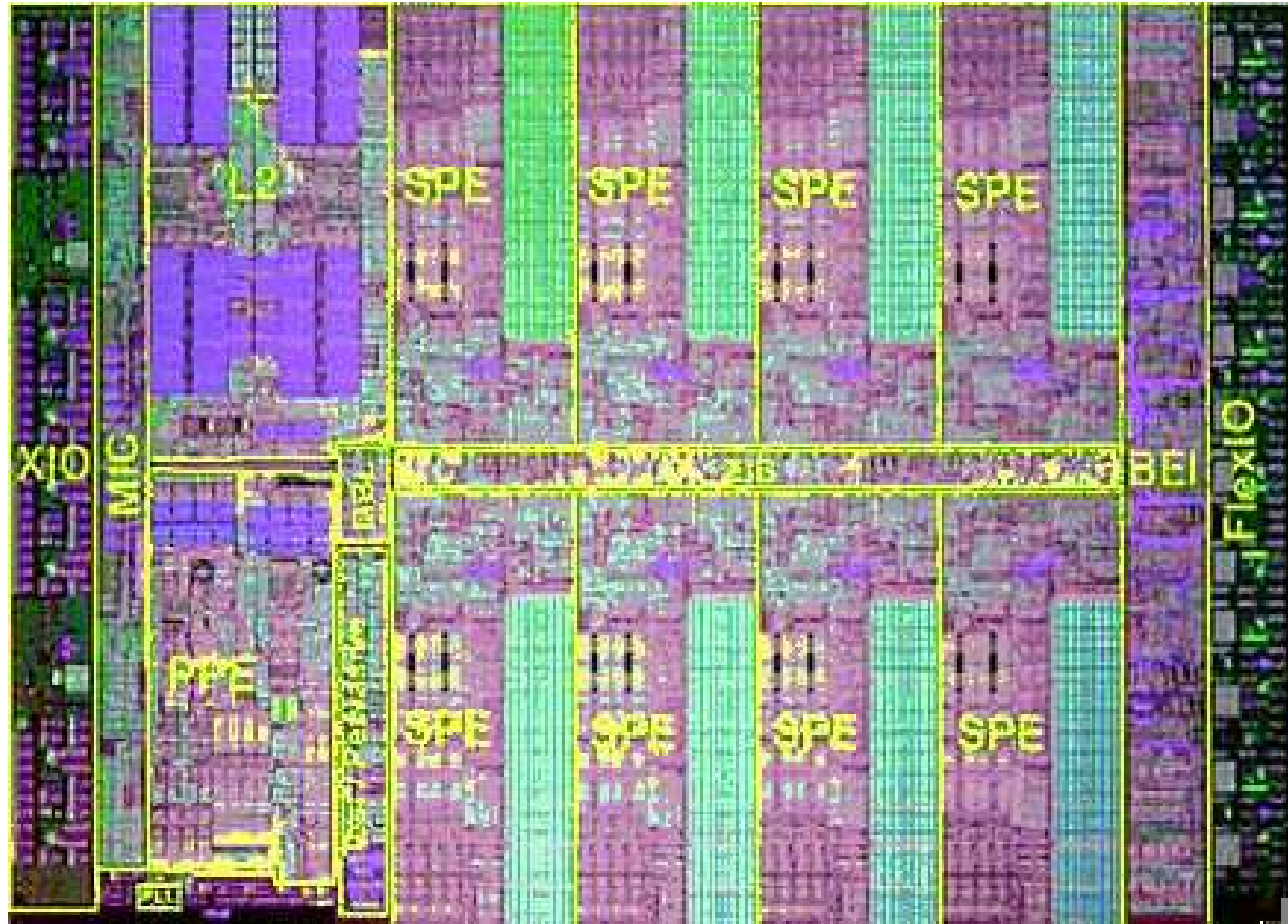
# *Principais Componentes*

- 1 Processador de propósito geral (PPE)
- 8 Processadores especializados (SPEs)
- Barramento (EIB)
- Canais de I/O
- Controladora de Memória

# Visão de Bloco



# Visão do Chip



# ***PPE – Características I***

- PPE = PowerProcessor Element
- Processador de Propósito Geral
- PowerPC de 64 bits
- 512KB de cache L2
- Cache L1 para Dados separada de cache de instruções



## ***PPE – Características II***

- Thread: 2 simultaneamente
- Paralelismo: 2 instruções por ciclo
- Instruções vetoriais
- Não reordena instruções
- Branch Prediction – tabela de 4KB

# ***SPE – Características I***

- SPE = Synergistic Processor Element
- Processador simples, mas especializado
- 128 registradores de 128 bits
- Novo ISA – SIMD

# ***SPE – Características II***

- Local Store
- DMA
- Sem branch prediction
- Operações de ponto flutuante em 6 ciclos!  
(simples)
- (In)Compatibilidade com IEEE
- Restrições

# Software

- Desenvolvido com bons compiladores em mente
- Mudança de paradigma: SIMD + Multicore
- Escalonamento de tarefas

# *Estatísticas*

Frequência de <i>clock</i>	4+ GHz
Pico de performance (pr. simples)	256 GFlops
Pico de performance (pr. dupla)	26 GFlops
Cache L2	512 KB
Local Store (total)	4 MB
Área	221 mm <sup>2</sup>
Transistores	240 milhões

# *Aplicações atuais*

- Entretenimento
- Medicina
- Indústria
- Militar