
Introdução

**Revisão de Conceitos de Circuitos Lógicos e
Estruturas para Arquitetura de Computadores**

Tópicos

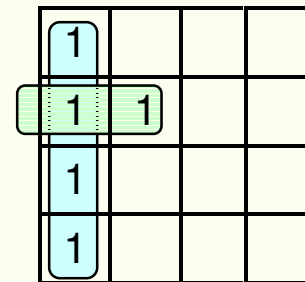
- **Circuitos combinacionais:**
 - multiplexadores
 - somadores / subtratores
 - decodificadores
 - barramentos 3-state e conexão ponto-a-ponto
- **Circuitos sequenciais**
 - latches & FlipFlops
 - registradores
 - contadores
 - máquina de estados

Circuitos Combinacionais

Tabela Verdade

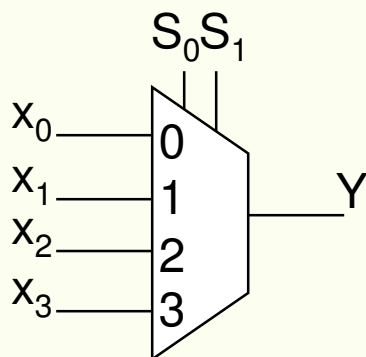
Input			Output	
ai	bi	ci	ci+1	si
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

Mapa de Karnaugh

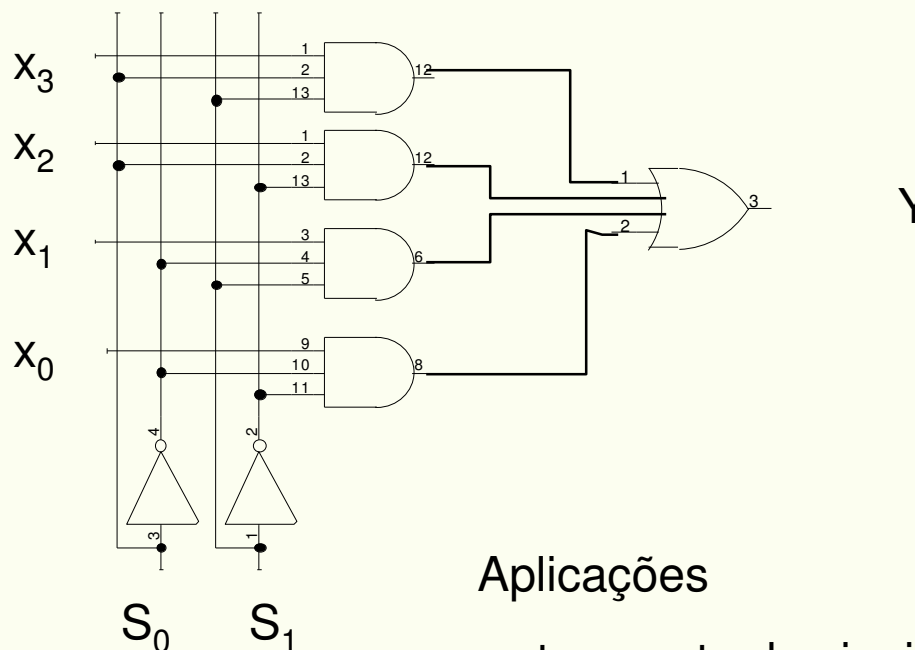


Saída y em função das 2^4 combinações de entrada

Multiplexadores



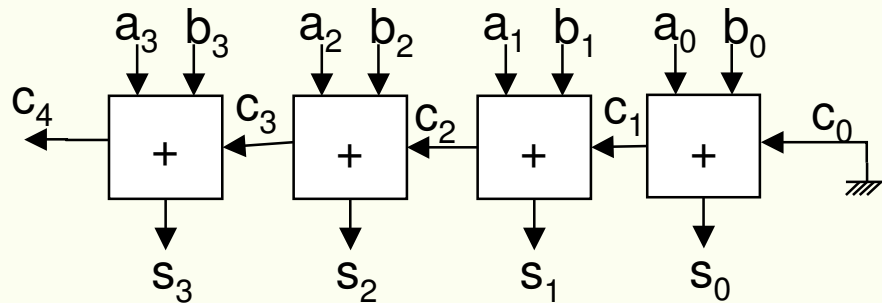
S ₀	S ₁	Y
0	0	X ₀
0	1	X ₁
1	0	X ₂
1	1	X ₃



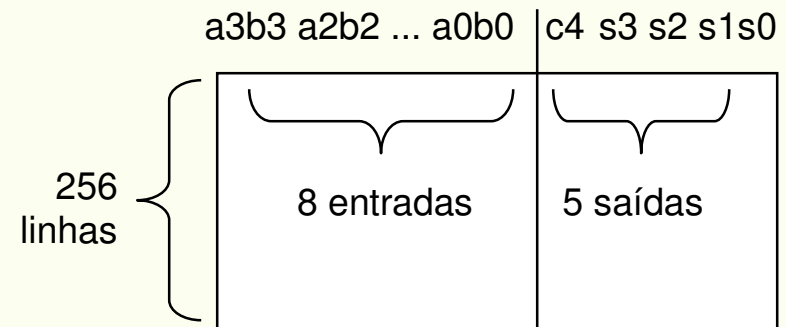
Aplicações

- roteamento de sinais
- transferência de dados
- seleção de alternativas
- (barramento)

Somadores / ULAs



projeto convencional



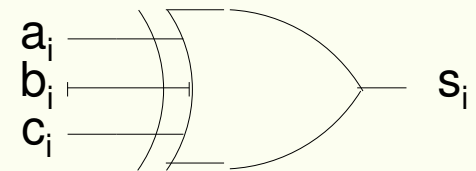
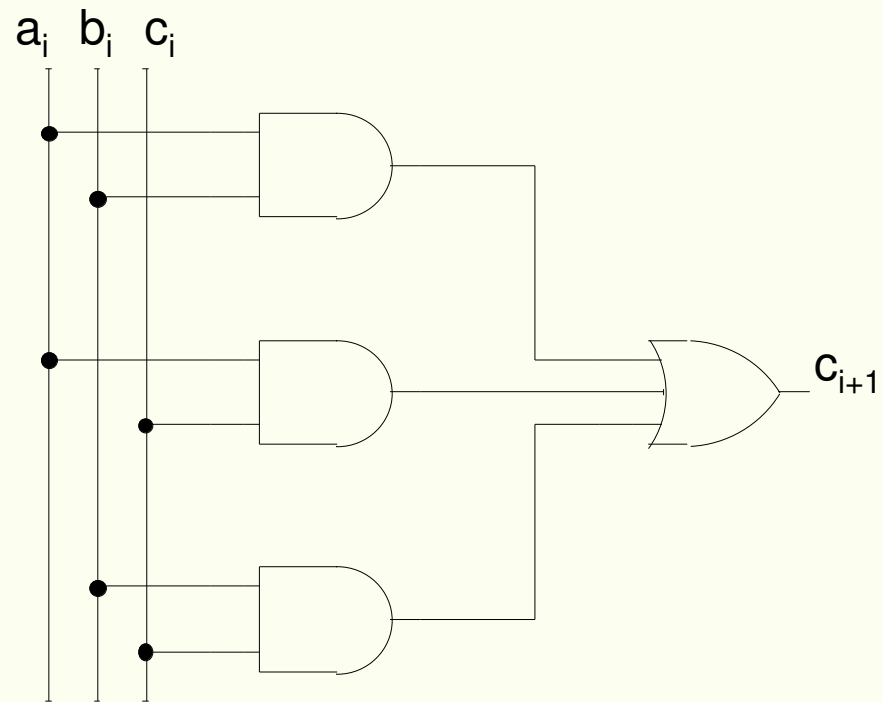
abordagem bit-slice

Input			Output	
ai	bi	ci	ci+1	si
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

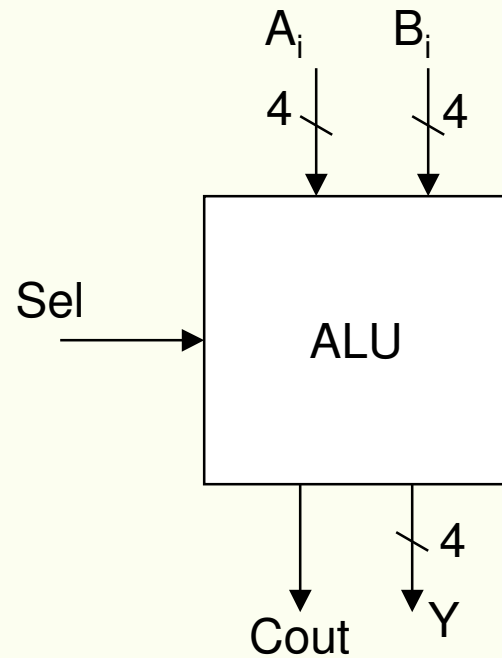
Implementar por mapa de Karnaugh ou

- $C_{i+1} = 1$ se 2 ou mais 1's $\Rightarrow a_i b_i + a_i c_i + b_i c_i$
- $S_i = 1$ se N^o ímpar de 1's $\Rightarrow a_i \oplus b_i \oplus c_i$

Somadores

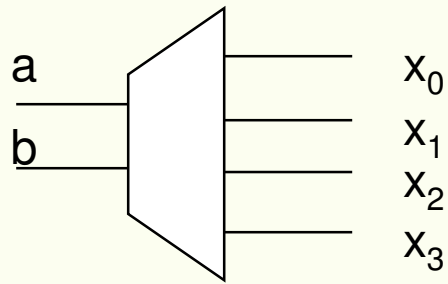


Exercício ALU de 4 bits

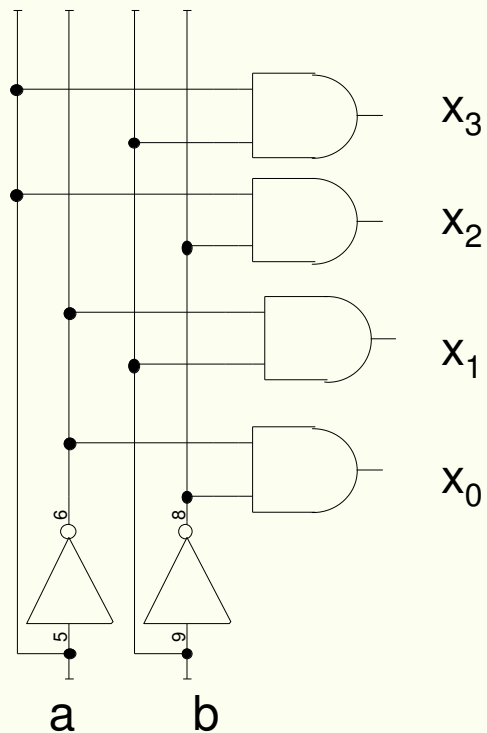


Sel	Função de Y
00	$Y = A + B$; Cout = vai-um
01	$Y = A \text{ AND } B$
10	$Y = A \text{ OR } B$
11	$Y = \text{complemento } (A)$

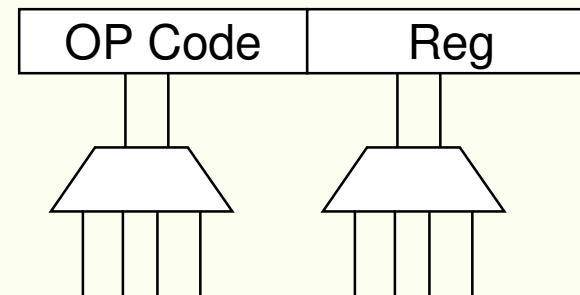
Decodificadores



ab	X0	X1	X2	X3
00	1	0	0	0
01	0	1	0	0
10	0	0	1	0
11	0	0	0	1

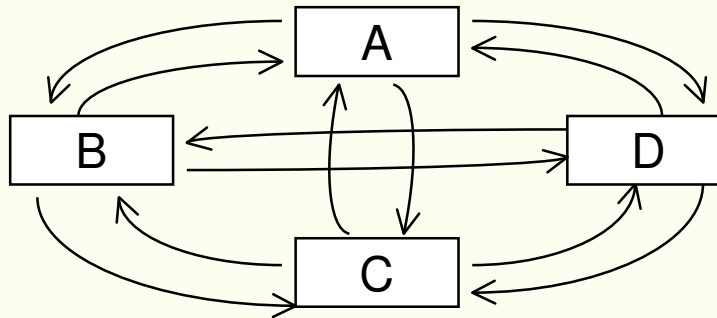


Exemplo de utilização:



Barramentos: comunic. entre elementos

a) ponto a ponto



Vantagens:

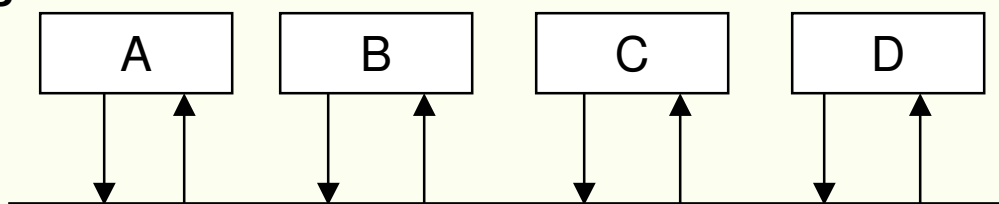
- comunicação direta entre elementos
- paralelismo

Desvantagens:

- implementação
- complexidade
- custo
- escalabilidade
- expansibilidade

Barramentos: comunic. entre elementos (2)

b) barramento simples



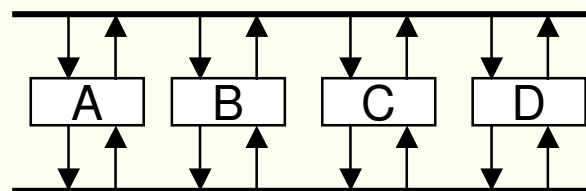
Vantagens:

- implementação
- simplicidade
- custo (HW & projeto)
- escalabilidade
- expansibilidade
- isolamento (desacoplamento)
- VLSI (regularidade)

Desvantagens:

- falta de paralelismo

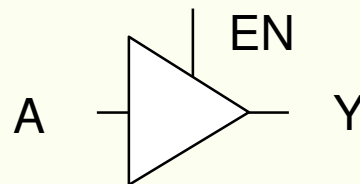
c) variante: barramento duplo



duas transações simultâneas por ciclo

Implementação de barramentos

- **Comunicação unidade x barramento:**
 - leitura (bar \Rightarrow unidade)
 - escrita (unidade \Rightarrow bar)
- **Seleção de qual unidade escreve no barramento**
 - Função multiplexador
- **Alternativas de implementação de escrita:**
 - AND-OR (convencional)
 - Wired AND ou OR
 - 3-State
- **Mais popular: 3-State**

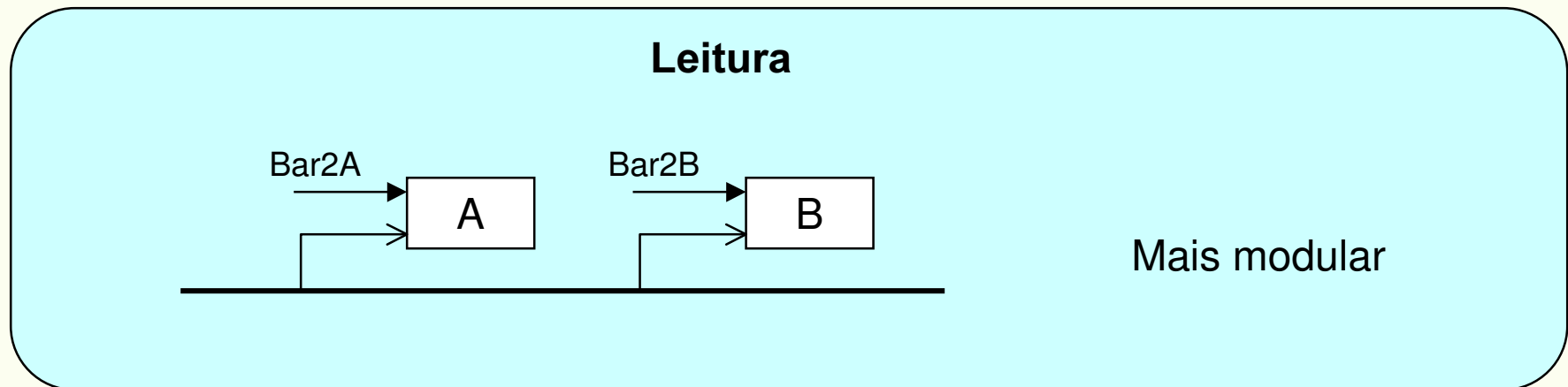
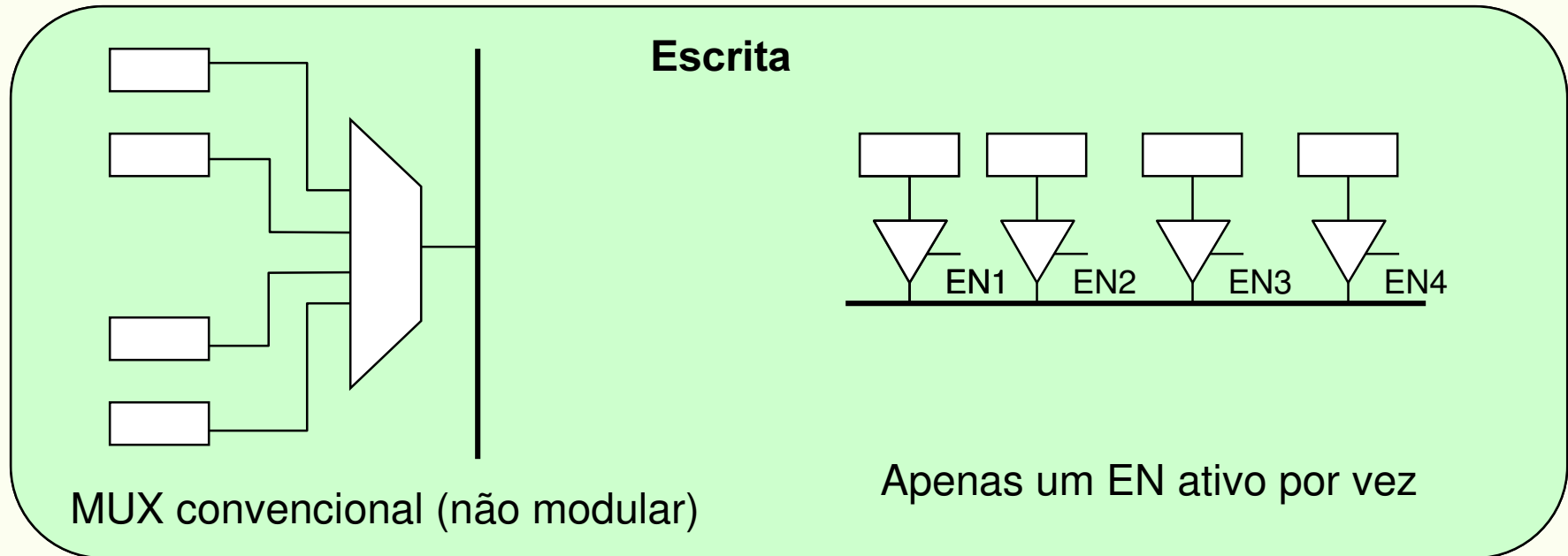


Se $EN = 1 \Rightarrow Y = A$

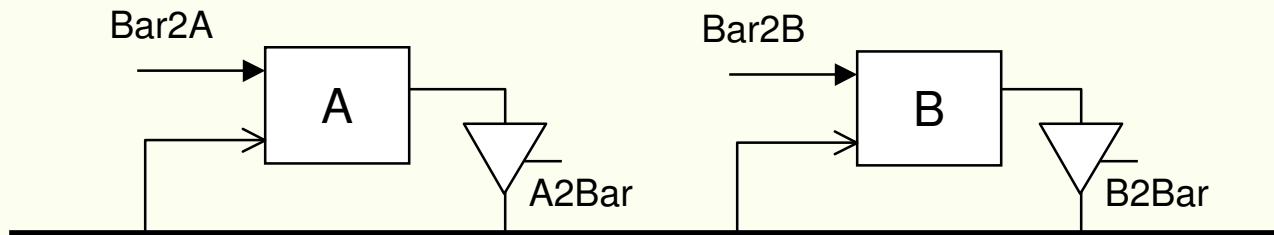
Se $EN = 0 \Rightarrow Y = Z$

($Z =$ alta impedância \equiv desligado)

Implementação de barramentos (2)



Implementação de barramento modular (3)



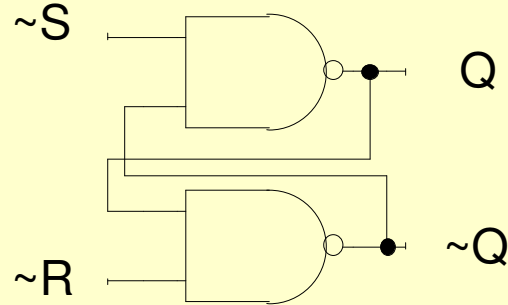
- Leitura e escrita modulares
- Expansibilidade e desacoplamento
- Regularidade
 - essencial para VLSI, geometria e disposição físicas são importantes

Circuitos seqüenciais

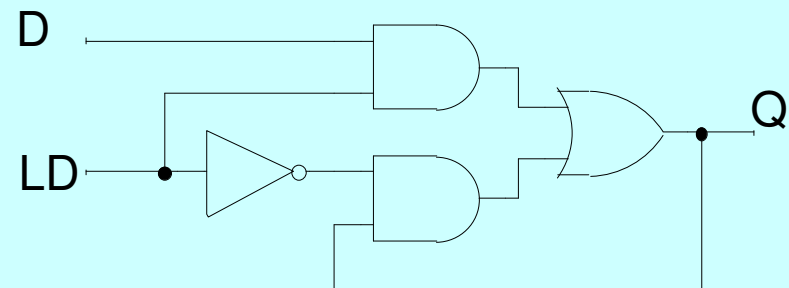
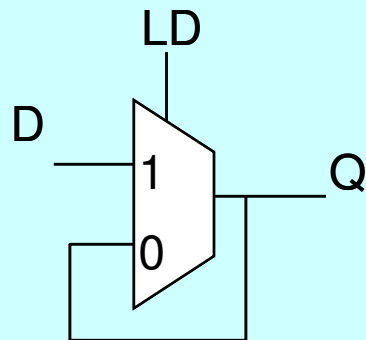
- Latches & FlipFlops
- registradores
- contadores
- máquina de estados

Elementos de armazenamento: Latch

Latch S-R

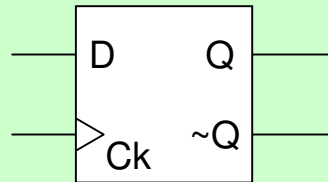


Latch Tipo D



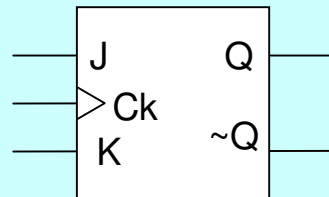
Elementos de armazenamento: Flip-Flop

Flip-Flop D



se $CK \uparrow$ então $D \rightarrow Q$
(sensível à borda)

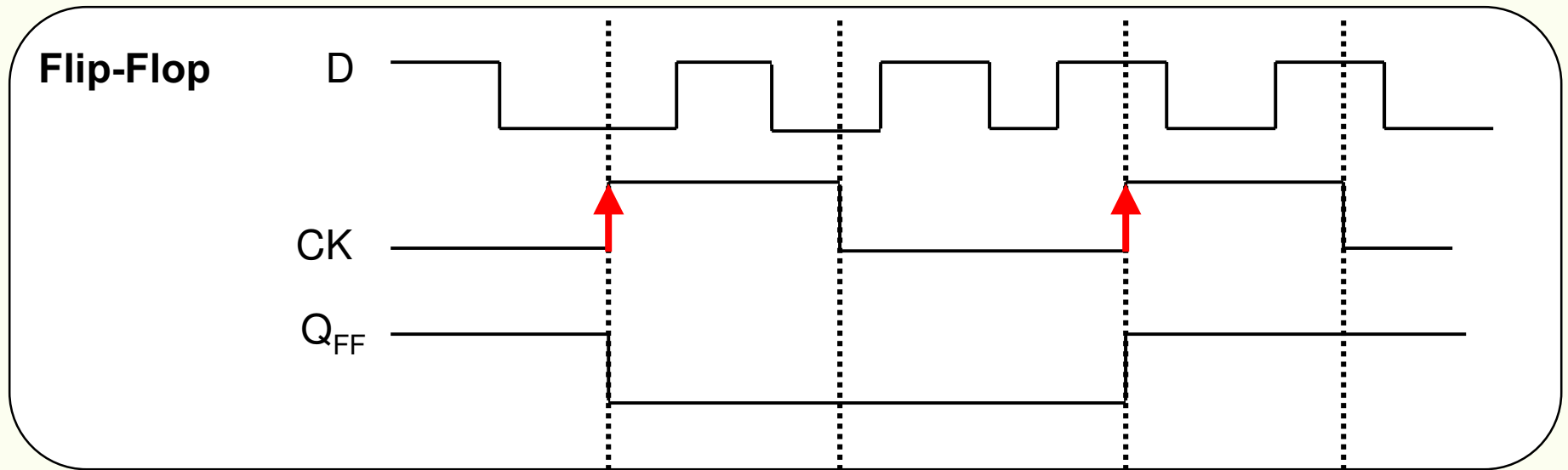
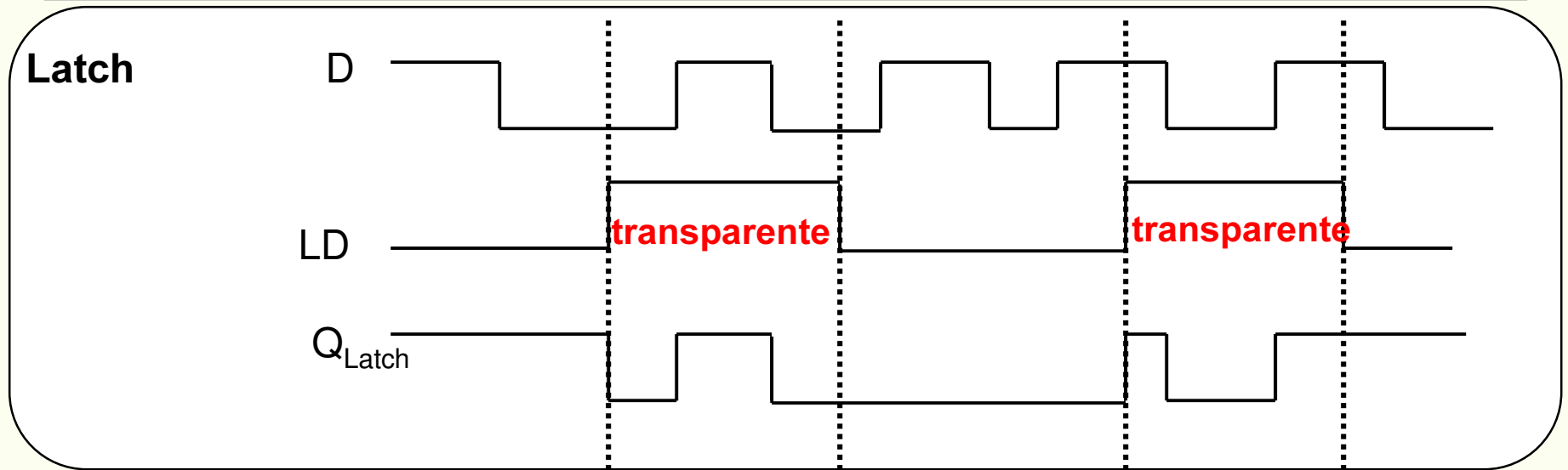
Flip-Flop JK



se $CK \uparrow$ então

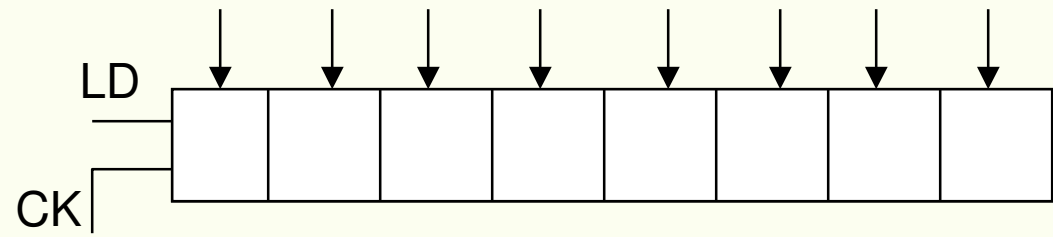
J	K	Q_{n+1}
0	0	Q_n
0	1	0
1	0	1
1	1	$\sim Q_n$

Latch (transparente) versus Flip-Flop (borda)

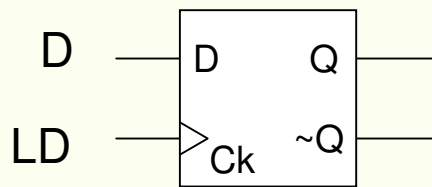


Registadores: conjunto de latches ou FFs

Registrador de carga paralela

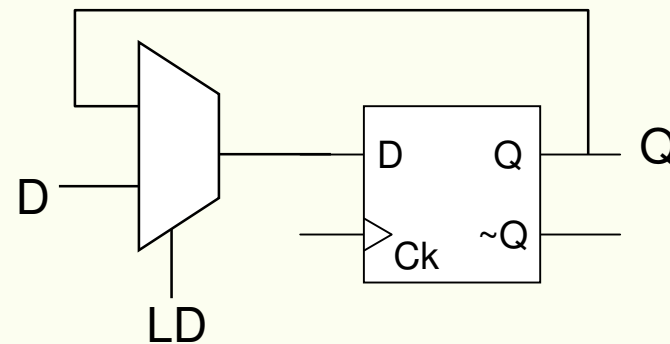


carga de registrador:



Errado !

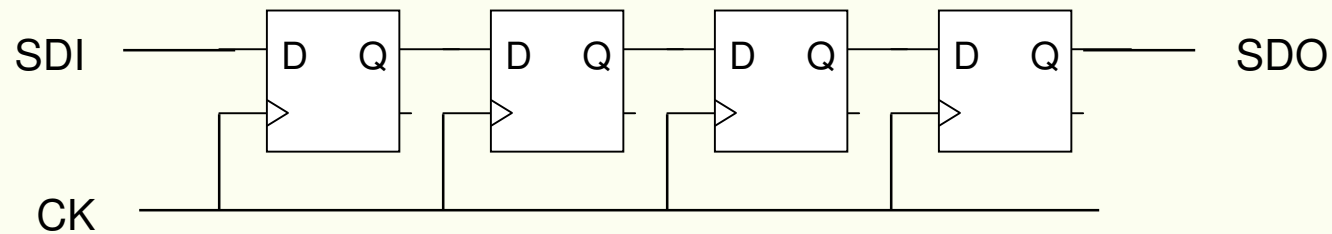
Latch (LD) OK



CERTO (74LS377)

FF ?

Registrador de deslocamento

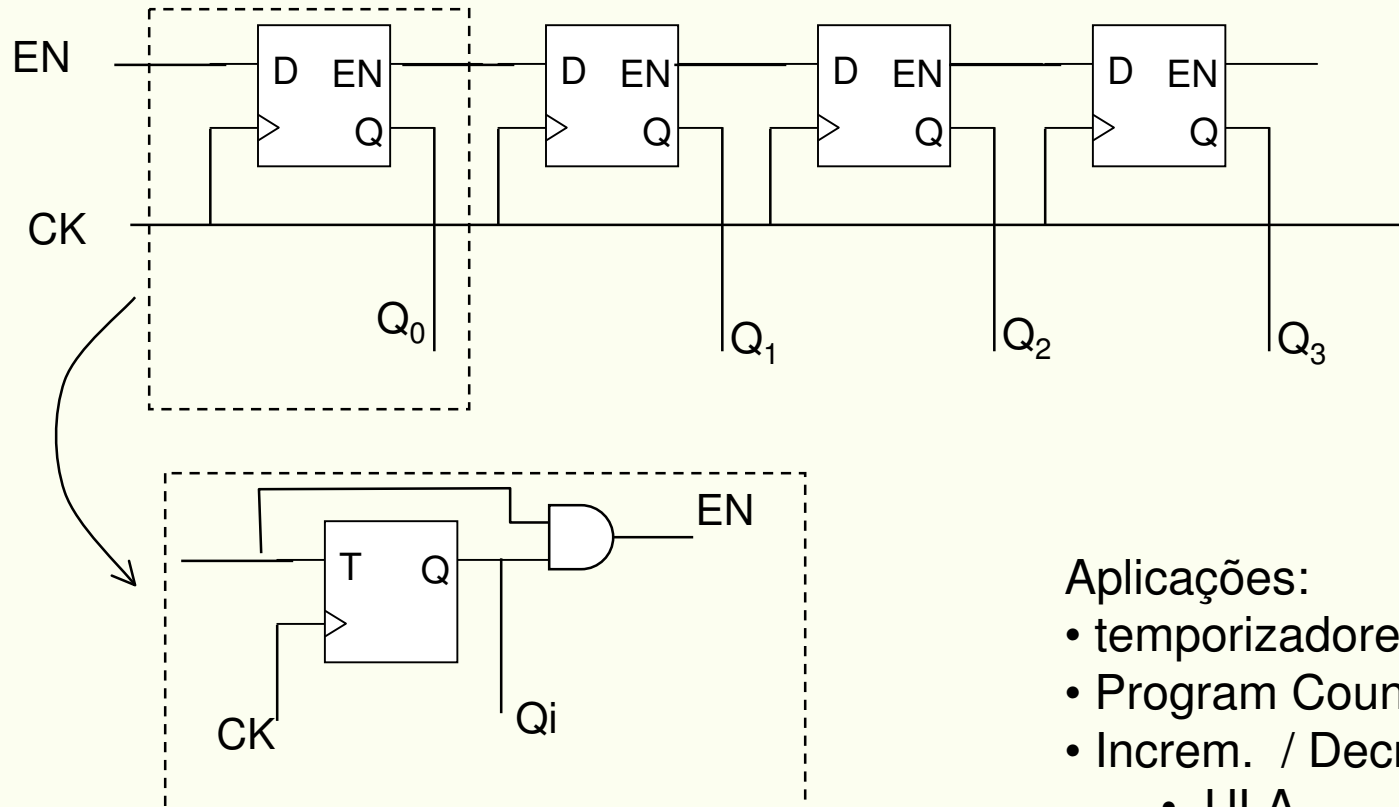


Latch ou Flip-Flop?

Aplicações:

- ULAs têm registradores de deslocamento (esquerda, direita, anel)
- Conversão série \Leftrightarrow paralelo

Contadores: exemplo toggle counter

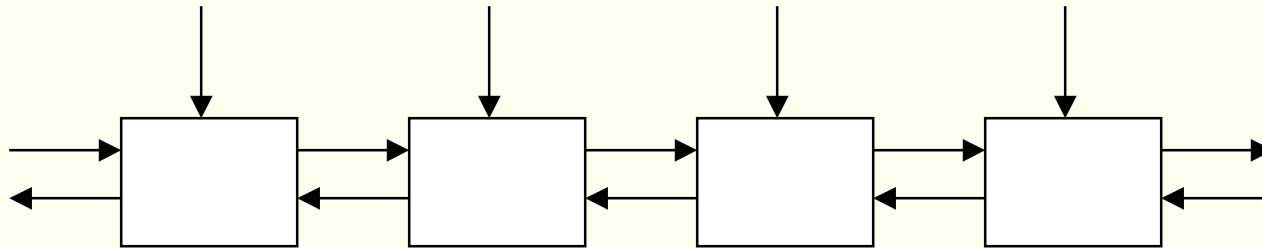


- Aplicações:
- temporizadores
 - Program Counter (PC)
 - Increm. / Decrem.
 - ULA

Exercício registrador

Projetar um registrador de deslocamento

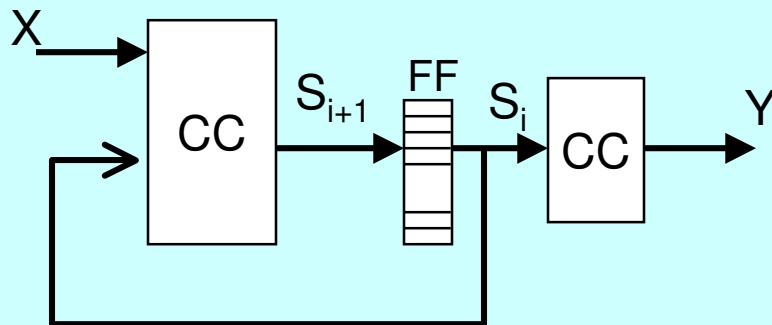
- esquerda / direita com carga paralela
- especificar os sinais de controle



Máquina de Estados

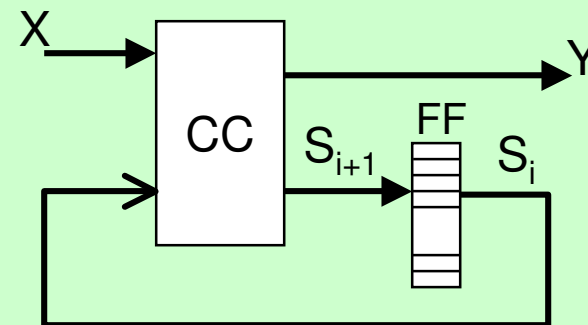
Circuito Sequencial Síncrono Genérico

Máquina de Moore



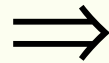
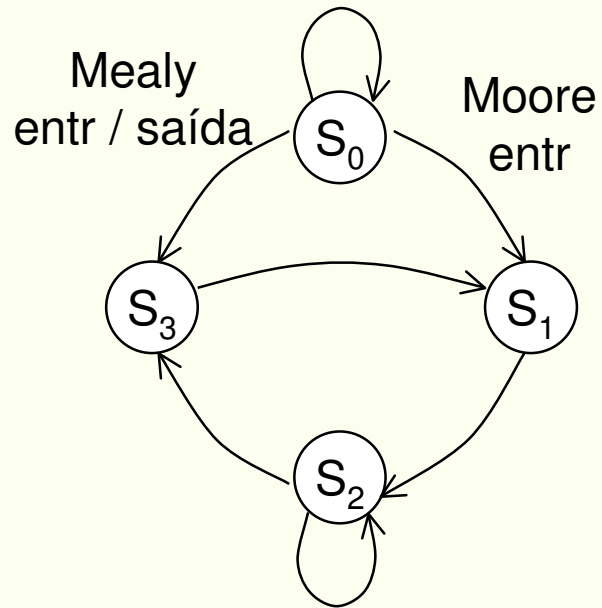
Saída Y muda apenas na transição do clock

Máquina de Mealy



Saída Y pode mudar em qualquer instante, em função da entrada X

Síntese de uma máquina de estados



Estado		Entradas	Saídas
Atual	Próximo		
S_0	S_1		
S_2			

Diagrama de Transição de Estados

Tabela de Transição de Estados

Síntese de uma máquina de estados

Estado		Entradas	Saídas
Atual	Próximo		
00	10		
01			

Codificação dos estados

- $S_0 = 00$ etc

Equações booleanas dos circuitos combinacionais

- $S_{i+1} = f_S(S_i, X)$
- $Y = f_Y(S_i, X)$ (em maq. de Moore, só S)

- Sintetizar os CCs
- Elementos de memória podem ser FF-D ou FF-JK

Aplicações de máquina de Estados

Controle de seqüência de ações:

- Unidade de controle de CPUs
- Seqüência de ações → fluxograma
- Mapeamento direto:
 - fluxograma → maq de estados

