



# Arquiteturas VLIW

## *Uma Alternativa Para a Exploração de ILP*

Rafael Augusto Scaraficci (RA:009649)

`rafael.scaraficci@students.ic.unicamp.br`

Universidade Estadual de Campinas - UNICAMP

Instituto de Computação - IC



# Roteiro



- História
- Fundamentos da Arquitetura VLIW
- Escalonamento Estático
- Vantagens e Desvantagens
- Perspectivas Futuras



# História



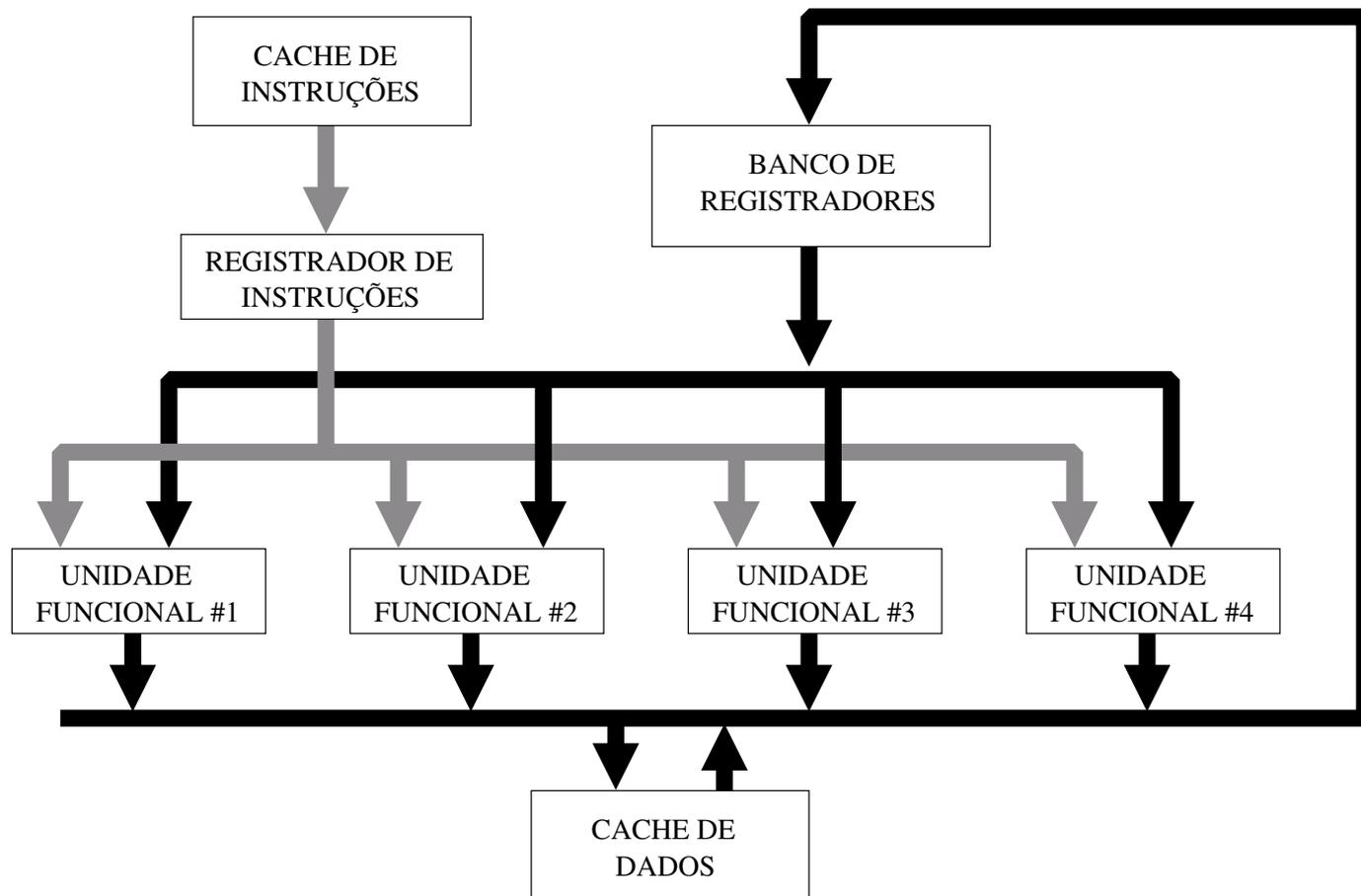
- Microcódigo Horizontal → VLIW (final de 70)
- *Trace Scheduling* - Joseph Fisher (81)
- Multiflow e Cydrome (84)
- VLIW - Software Dedicado (meados de 90)
- C6X da Texas Instruments, Crusoe da Transmeta, Itanium da Intel



# Fundamentos do VLIW

CARACTERÍSTICAS	VLIW
Tamanho da Instrução	Tamanho único
Formato da Instrução	Regular, posição consistente dos campos
Semântica da Instrução	Várias operações simples e independentes
Registradores	Vários, propósito geral
Acesso à Memória	Arquitetura do tipo <i>load-store</i>
Foco do Projeto de Hardware	Simples, explora múltiplas unidades funcionais, lógica de despacho de baixa complexidade

# Fundamentos do VLIW



# Escalonamento Estático

- Essencial para um bom desempenho da arquitetura
- *Basic Block Scheduling*
  - Poucas Instruções Independentes (4 – 5)
  - Baixa Eficiência
- *Extended Basic Block Scheduling*
  - Ultrapassa a Barreira do Bloco Básico
  - Maior Número de Instruções Independentes
  - Maior Eficiência

# Escalonamento Estático

- *Loop Unrolling*
- *Software Pipelinig*
- *Trace Scheduling*
- *SuperBlock Scheduling*
- *HyperBlock Scheduling*

# Vantagens e Desvantagens

## ● Vantagens

- Hardware Simples → Baixo Consumo de Energia
- Despacho de Múltiplas Operações
- Arquitetura Exposta ao Compilador

## ● Desvantagens

- Compilador VLIW é Complicado
- Não Roda Código De Outras Plataformas
- ↓Op/Instr → Desperdício de Memória

# Perspectivas Futuras

- Supercomputadores → DSPs, Processadores Dedicados
- Processadores de Propósito Geral (Sem Perspectiva)
- Áreas de Pesquisa
  - Compiladores
  - Arquitetura