

A Arquitetura x86-64 e o Processador Athlon 64



João Paulo Porto
016377



“O x86 não é
complicado. Ele só
não faz sentido.”

A Arquitetura

- História
 - Início
 - Meio
 - Fim?

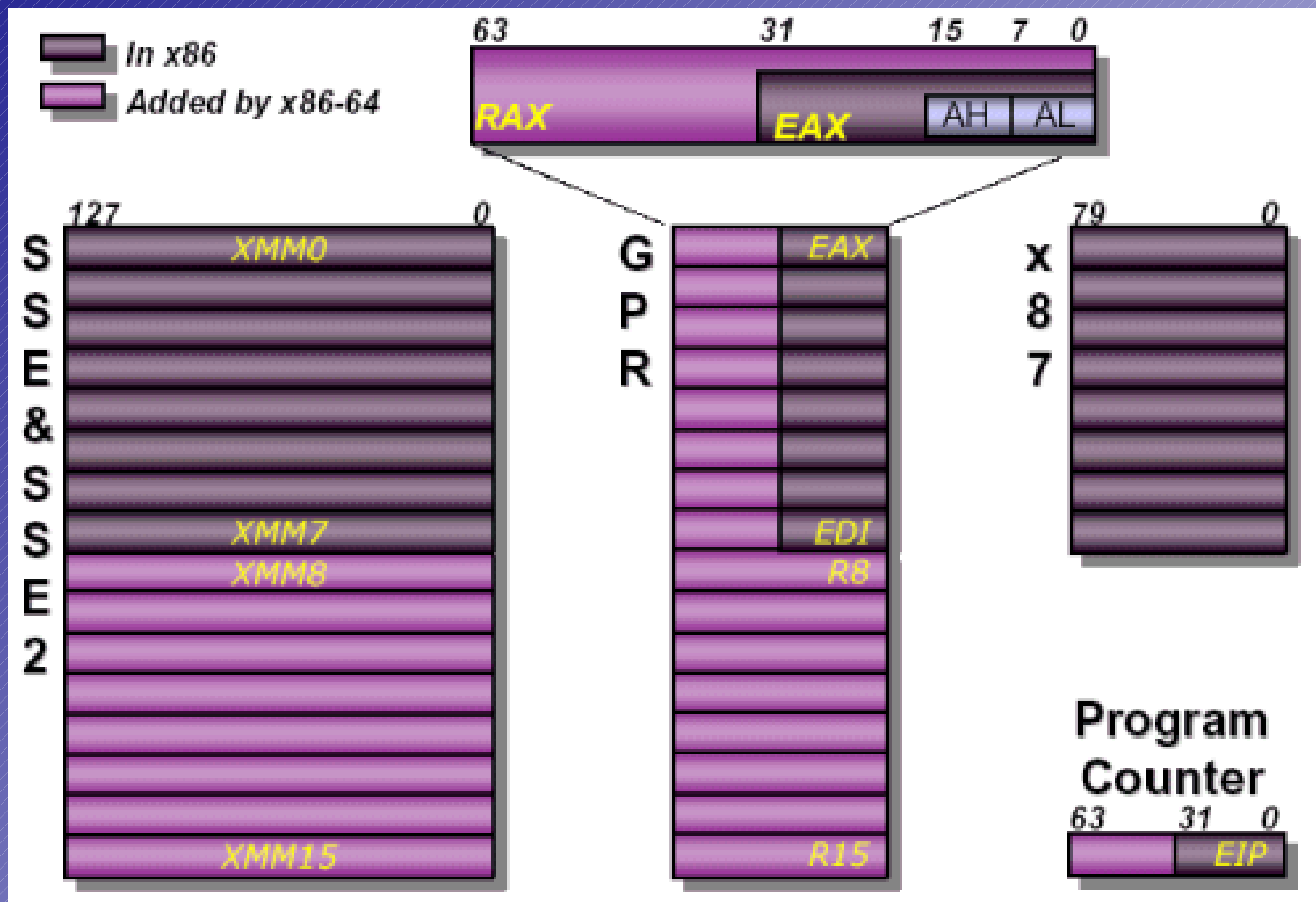


A arquitetura

- Melhorias
 - *Long Mode*
 - Registradores!!!
 - Memória Virtual
 - Cache?



A Arquitetura - Registradores

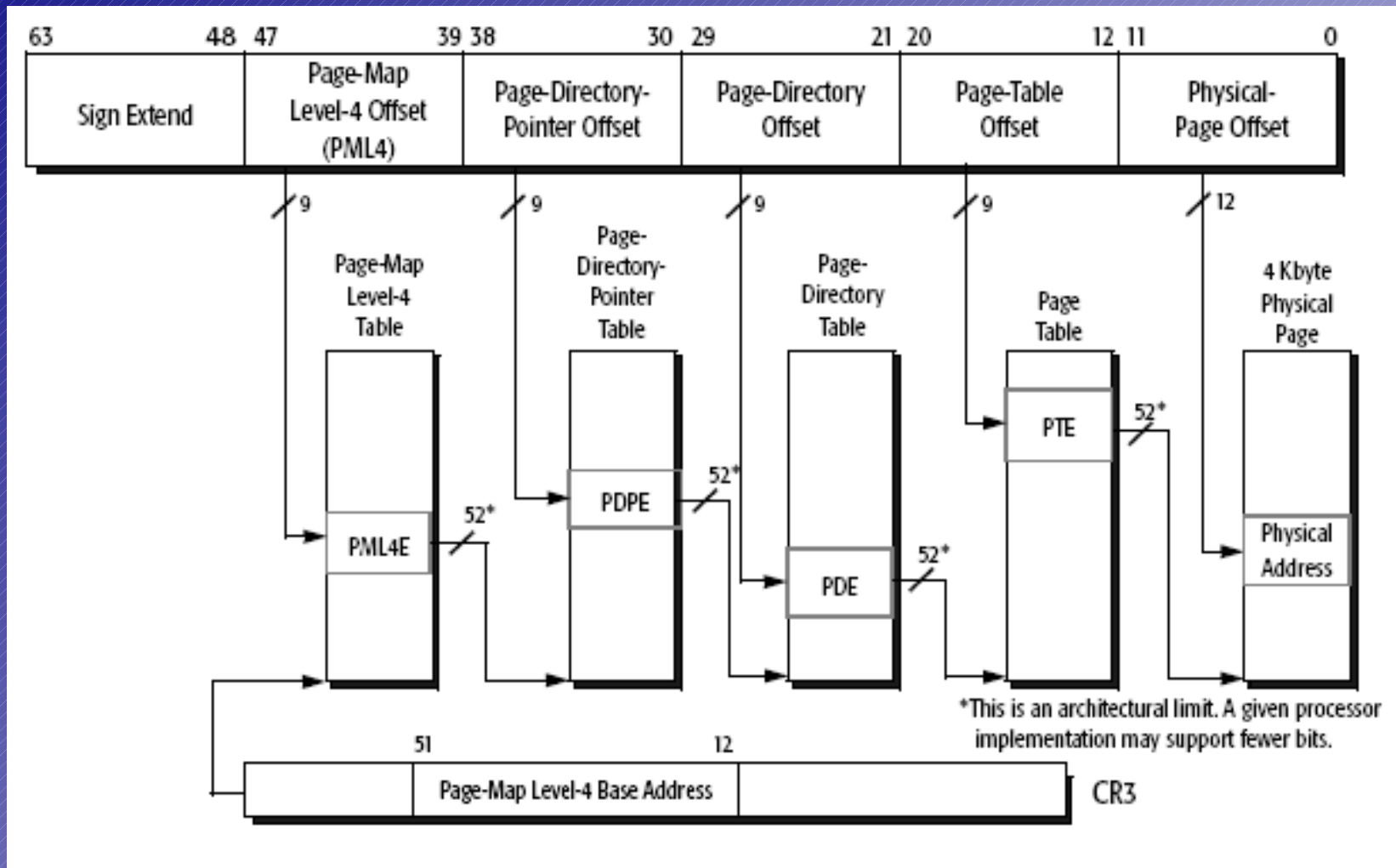


A Arquitetura – Memória Virtual

- Endereços virtuais de 52 bits
 - O que fazer para 64 bits?
- Endereços físicos de 48 bits.



A Arquitetura – Memória Virtual



Eu Quero 64 Bits!!!!!!

- 1 => real mode (praticamente um 8086!)
- 2 => protected mode (já é um 286!)
- 3 => long mode inicializado (um Athlon com algo a mais)
- 4 => long mode habilitado e ativo (ufa!)
- ... e meu joguinho de DOS?



Modos de Operação - Resumo

Operating Mode		Operating System Required	Application Recompile Required	Defaults		Register Extensions	Typical GPR Width (bits)
				Address Size (bits)	Operand Size (bits)		
Long Mode	64-Bit Mode	New 64-bit OS	yes	64	32	yes	64
	Compatibility Mode		no	32		no	32
				16	16		16
Legacy Mode	Protected Mode	Legacy 32-bit OS	no	32	32	no	32
				16	16		
	Virtual-8086 Mode			16	16		16
	Real Mode			Legacy 16-bit OS			



A Arquitetura – Onde Está a Cache?

- Nenhuma imposição *arquitetural!*
- Vários tipos de memória
- Coerência => MOESI



A Arquitetura – Tipos de Memória

Memory Access Allowed		Memory Type				
		UC/CD	WC	WP	WT	WB
Read	Out-of-Order	no	yes	yes	yes	yes
	Speculative	no	yes	yes	yes	yes
	Reorder Before Write	no	yes	yes	yes	yes
Write	Out-of-Order	no	yes	no	no	no
	Speculative	no	no	no	no	no
	Buffering	no	yes	yes	yes	yes
	Combining ¹	no	yes	no	yes	yes

Note:
 1. Write-combining buffers are separate from write buffers.



Cade o Processador??

- Falar é fácil, mas...
 - Onde está a implementação????



O Processador Athlon 64

- Implementa a arquitetura
- Implementa algo a mais
- Parece CISC mas...



O Processador Athlon 64

- ... RISC É!
 - Casca de tradução
- Na verdade, o Athlon 64 é
 - RISC
 - Superescalar
 - Fora de ordem

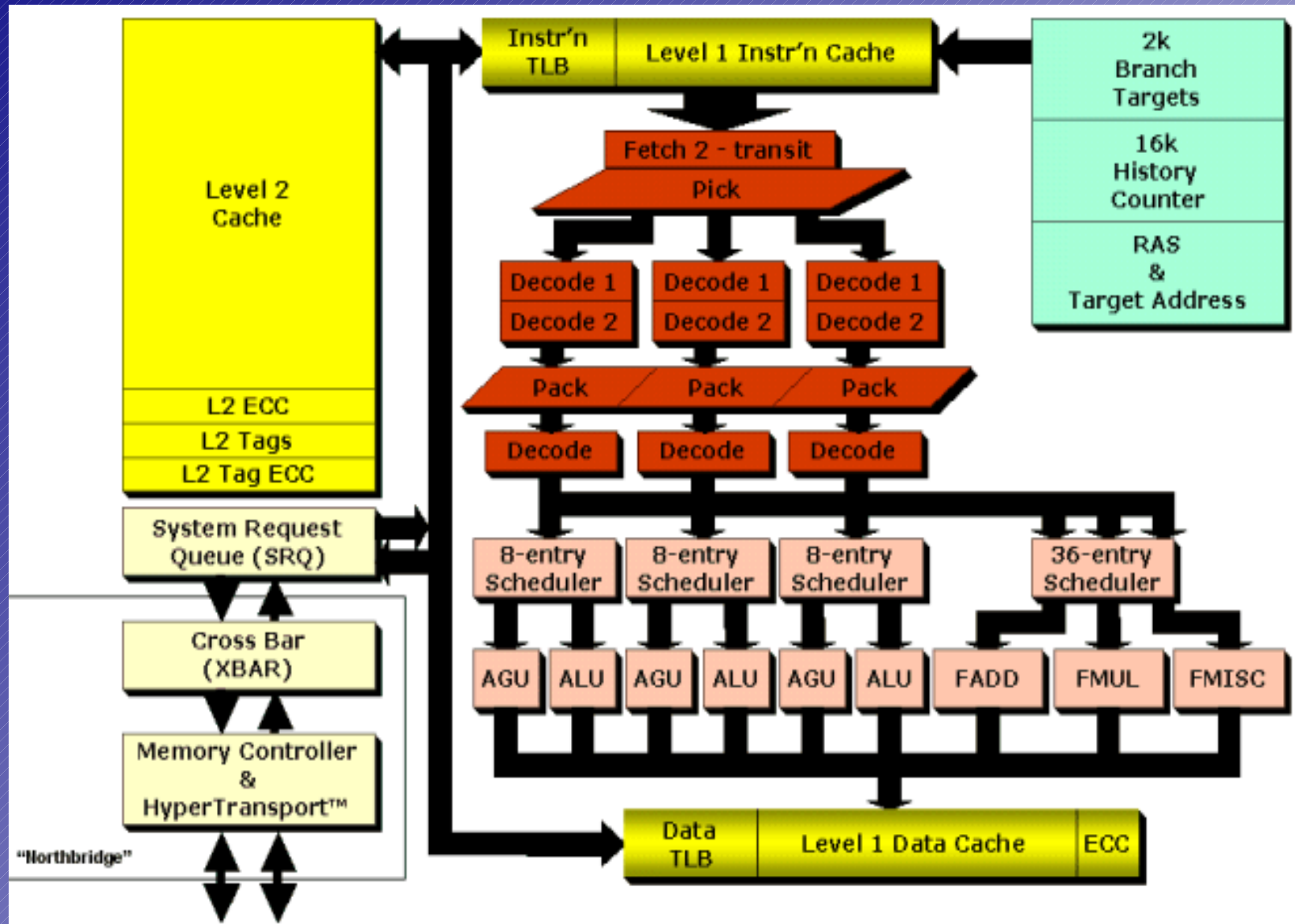


O Processador Athlon 64

- HyperTransport
- Cool'n'Quiet
- Controlador de memória externo... pra quê?



○ Processador Athlon 64 - Datapath



O Processador Athlon 64 - Pipeline

- Três grandes estágios
 - Fetch / Decode
 - Execute
 - Load / Store
- Dois Pipelines independentes



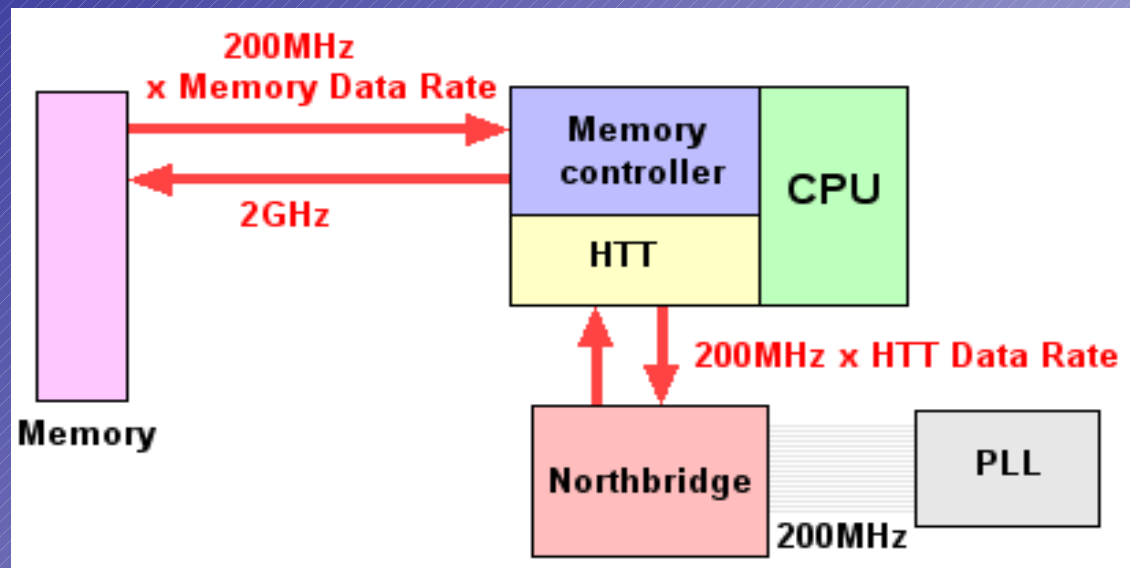
○ Processador Athlon 64 - Pipeline

ULA	FPU
Fetch 1	
Fetch 2	
Pick	
Decode 1	
Decode 2	
Pack	
Pack / Decode	
Dispatch	Dispatch
Schedule	Stack Rename
Exec	Register Rename
Data Cache 1	Write Schedule
Data Cache 2	Schedule
	Register Read
	FX0
	FX1
	FX2
	FX3



O Processador Athlon 64

- Controlador de memória integrado



O Processador Athlon 64 – Cache

- Não precisa, mas tem!
 - L1I e L1D
 - L2
 - Memória
- L1 com L2: relação exclusiva



O processador Athlon 64

	L1	L2
Tamanho	Código: 64KB Dados: 64KB	512KB(NewCastle) 1024KB(Hammer)
Associatividade	Código: 2 way Dados: 2 way	16 way
Tamanho da Linha	Código: 64 bytes Dados: 64 bytes	64 bytes
Política de Escrita	<i>Write Back</i>	N/D
Latência	3 ciclos	N/D
Largura do Barramento	N/D	128 bits
Relação com L1		Exclusiva



Referências

- Ramos, F., Sogumo F., e Silva, F., Arquitetura AMD 64. Em *Trabalho de Graduação da Disciplina mc722*, obtido 22/06/2006 em <http://www.ic.unicamp.br/~rodolfo/Cursos/mc722/2s2004/g07-amd64-texto.pdf>
- Vários. Intel 8086. Em <http://en.wikipedia.org/wiki/8086>, acessado em 22/06/2006
- Delattre, F.,. CPUID.COM – AMD K8 Architecture. Em <http://www.cpubid.com/reviews/K8/index.php> acessado em 22/06/2006
- Vários. *AMD64 Architecture Programmer's Manual Volume 1: Application Programming.*
- Vários. *AMD64 Architecture Programmer's Manual Volume 2: System Programming.*
- Vários. *AMD64 Architecture Programmer's Manual Volume 3: General Purpose and System Instructions*

