

# A Hierarchical Modeling Framework for On-Chip Communication Architectures of Multiprocessing SoCs

Zhu, X., and Malik, S. 2007. A hierarchical modeling framework for on-chip communication architectures of multiprocessing SoCs. ACM Trans. Des. Automat. Elect. Syst. (TODAES). 12, 1, Article 6 (January 2007), 24 pages. DOI = 10.1145/1188275.1188281 <http://doi.acm.org/10.1145/1188275.1188281>

**Aluno: Ricardo da Rosa RA: 069299**

Em SoCs (*System-on-Chip*), otimizar a arquitetura de comunicação é muito importante, se não mais importante, que otimizar a arquitetura de computação, onde esta possui maduras plataformas e técnicas para modelagem e validação de arquiteturas de elementos de processamento (PE), e o mesmo não ocorre para as arquiteturas de comunicação. Assim, o artigo tem como objetivo estudar plataformas de prototipação que ajudem a preencher esta lacuna, auxiliando na exploração de projetos para subsistemas de comunicação.

Atualmente existe uma proliferação de complexos SoCs que são compostos por núcleos de múltiplos processadores e outras Propriedades Intelectuais. Dirigindo-se para a complexa área aplicações multimídia e de processamento em redes, são necessários desenvolvimentos de alta qualidade, com baixo custo de projeto em um curto espaço de tempo. Para isso, projetistas estão se voltando para o multi-processamento de elementos baseados em projetos SoCs. O avanço da tecnologia está possibilitando que projetistas tenham uma grande liberdade na escolha de diferentes esquemas de comunicação. O meio tradicional de interconectar módulos *on-chip* é via *on-chip buses*. Outra emergente opção para integração de um grande número de processadores é o uso de *on-chip networks* como infra-estrutura para comunicação inter-modular. Ambos estilos de comunicação diferem em termos de interfaces, topologia e protocolos de comunicação. A escolha entre as duas OCAs (*on-chip communication architectures*) é definida por requisitos da aplicação. Porém, fazer a escolha certa de uma OCA é difícil, pois envolve um completo entendimento dos requisitos de computação e comunicação para uma aplicação específica.

Bibliotecas de classes bem fundamentadas é a chave para o alto nível de reuso em modelagens OCA. Técnicas de orientação a objetos são utilizadas para criar bibliotecas de classes para componentes estruturais de OCA. Assim, um número similar, mas diferentes, de modelos de projetos OCA, como *on-chip buses* e *packet-switching networks*, podem ser construídos através do reuso de componentes de uma biblioteca.

Um modelo simplificado de *on-chip buses* é baseado nos seguintes módulos: *Master Interface* - módulo que traduz eventos de comunicação de *datapath* para um elemento de processamento; *Slave Interface* - módulo que pode traduzir *tokens* de dados recebidos de volta de PEs; *Bus Control Unit/Arbiter* - unidade lógica que arbitra a comunicação entre partes; *Physical backplane* - canal de comunicação o qual transmite dados entre diferentes interfaces *bus masters* e *slaves*.

A microarquitetura de um *on-chip packet-switching network* pode ter seus componentes básicos identificados como fonte da mensagem e *sinks*, *buffers* de rota, *crossbar*, árbitros e *links*. Uma outra configuração para *on-chip network* é o *Central buffered (CB) routers*, onde um *buffer* central é compartilhado para a comunicação entre portas de entrada e saída de um roteador. Um experimento utilizando as duas configurações avaliou o desempenho de ambas. Em um tráfego aleatório, o modelo CB apresentou uma maior latência (em ciclos) em relação ao modelo sem *buffer* central. Entretanto, quando o cenário está relacionado com um tráfego de *broadcast*, o modelo CB possui um melhor desempenho.

Assim, na integração de modelos OCA e modelos de PE, para o projeto de um SoC, os projetistas precisam entender as interligações entre aplicação, microarquiteturas de PEs e OCAs. Esses projetistas devem considerar velocidade, largura de banda, consumo de energia e obstáculos para a aplicação, quando for determinar tipos e parâmetros de uma OCA para prevenir penalidades de latência e alcançar um alto desempenho a nível de sistema.

Em estudos anteriores, o importante papel que OCAs tem em SoCs era muitas vezes ignorado ou tinham insuficientes considerações. Assim, esse trabalho faz uma contribuição para a mudança dessa linha de pensamento. Vimos que a utilização de hierarquia de classes pode ajudar projetistas de SoCs a selecionar vários componentes de microarquiteturas de OCA de uma biblioteca para construir um modelo de OCA de uma aplicação específica. A modelagem que visa a acurácia e a velocidade pode ser feita durante todo o processo de projeto. Esta abordagem pode trazer várias alternativas de projetos para arquiteturas *on-chip*, enquanto reduz significativamente o tempo de projeto.