

# Arquitetura de Sistemas Embarcados: Controladores Industriais

Heber A. Scachetti

RA 004933

heber\_agusto@yahoo.com.br

## RESUMO

Este artigo apresenta algumas das principais características encontradas em arquitetura de sistemas embarcados como os controladores industriais, comparando alguns dos principais aspectos deste tipo de aplicação com a arquitetura de computadores.

## Categoria e descrição do assunto

C.3 [Propósitos especiais e aplicações] – Aplicações de microprocessadores/microcomputador, Sistemas de controle de Processo, Sistemas embarcados e Tempo Real.

J.7 [Computadores em outros sistemas] – Controle Industrial

## Termos Gerais

Projeto e desempenho

## Palavras Chaves

Sistemas embarcados, controladores industriais, CLP's, controle de processo, controlador lógico programável, automação industrial.

## 1. INTRODUÇÃO

CLP's<sup>1</sup> são equipamentos dedicados ao controle e supervisão do processo. Este tipo de equipamento armazena e executa um programa desenvolvido para atender a requisitos do processo que será monitorado, controlado e parametrizado.

O local onde são instalados e o profissional que busca por este tipo de equipamento exigem requisitos diferentes dos atendidos pelos computadores comerciais. Baixo consumo, dimensões reduzidas, integração com outros sistemas do "chão de fábrica" e interface de entrada/saída padronizada com o processo são alguns dos principais requisitos que este tipo de equipamento atende.

Se no início sua utilização o objetivo era para facilitar e conseqüentemente acelerar a configuração e alteração de etapas em linhas de produção, hoje este tipo de equipamento é a primeira interface com as informações presentes no processo, é ele que faz os primeiros registros de informações utilizadas em camadas acima do "chão de fábrica" sendo, portanto, essencial para o levantamento de dados de produção.

<sup>1</sup> Controladores Lógicos Programáveis.

A aquisição das informações do processo e a atuação em elementos de controle são possíveis graças a uma padronização que existe entre sinais de entrada/saída e/ou protocolos de comunicação utilizados entre o CLP e sensores (por exemplo: sensores de temperatura, pressão e vazão) ou entre o CLP e equipamentos de atuação no processo (por exemplo: válvulas, inversores de frequência e resistências). Esta padronização determina faixas de tensão e corrente que permitirão aos equipamentos (CLP, sensor e equipamento de atuação no processo) a troca de informações.

A principal maneira de se classificar um CLP é pela quantidade de pontos de entradas e saída que ele suporta. Um ponto de E/S<sup>2</sup> indica a possibilidade de conexão do CLP a um sensor ou a um atuador. A tabela a seguir apresenta os três tipos mais utilizados neste tipo de classificação:

Tabela 1. Tipos de CLP por número de pontos de E/S

Quantidade de pontos de E/S	Classificação
até 128	Pequeno porte
128 a 512	Médio porte
Acima de 512	Grande porte

## 2. Funcionamento de um CLP

### 2.1 Composição

De forma bastante simplificada o CLP pode ser dividido em três módulos: módulo de E/S, módulo de memória e CPU<sup>3</sup>.

O módulo de E/S é responsável pela aquisição de dados e pela atuação no processo. São as entradas que transformam os sinais provenientes de sensores em informações válidas a serem utilizadas pela CPU. Além disso, as saídas são utilizadas para o envio de comandos de atuação provenientes da CPU.

O módulo de memória é responsável por manter o programa do CLP, por manter informações sobre as entradas, sobre as saídas e sobre memórias internas utilizadas no programa do CLP.

A CPU é responsável por executar o programa que foi desenvolvido através de um ambiente de desenvolvimento.

<sup>2</sup> Entrada ou saída.

<sup>3</sup> Unidade central de processamento.

## 2.2 Execução de um programa

Como o controle do processo requer constante leitura das entradas e atualização das saídas, por motivos de segurança, um programa de CLP normalmente não aceita loops, recursões e outros mecanismos que podem fazer com que o fim do programa demore ou não seja atingido.

Em termos gerais, um loop principal é executado enquanto o CLP está ligado e, o programa desenvolvido pelo usuário define o corpo deste loop principal. O programa não controla a execução do loop principal, mas seu tamanho e os tipos de funções utilizadas definem quanto tempo uma iteração do loop demora a ser executada.

A sequência “leitura das entradas”, “execução de uma iteração” e “atualização das saídas” é chamada de scan do programa. O ciclo do scan define a ordem de interação entre a CPU e os módulos de entrada e saída.

A figura a seguir demonstra o ciclo de execução de um programa de um CLP:

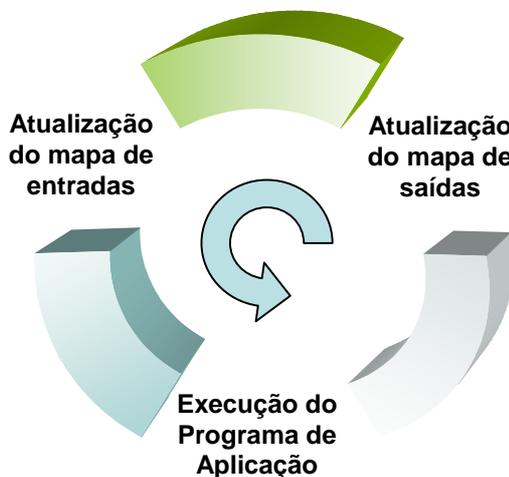


Figura 1. Ciclo de scan do CLP

Em termos gerais, a CPU comanda a leitura das entradas atualizando memórias internas que manterão o estado das entradas até a próxima execução do ciclo de scan e que serão acessadas durante a execução do programa.

A execução do programa fará uso das informações presentes na memória (informações de entradas, saídas e memórias internas). A memória associada às saídas é atualizada durante a execução do programa, mas sua atualização no hardware do CLP só ocorre no final do ciclo. Assim, uma saída digital pode ser ligada e desligada várias vezes durante a execução do programa, mas valerá a informação presente na memória quando o fim do programa for atingido.

## 2.3 Porta de comunicação

Embora a execução do programa dependa apenas dos três módulos citados anteriormente, existem algumas funcionalidades importantes em todos os CLP's que justificam vários outros periféricos.

Para carregar um programa que foi desenvolvido, por exemplo, o CLP possui uma porta de comunicação que permite sua interligação a um computador onde está instalado um ambiente de desenvolvimento. A porta de comunicação é interligada a CPU e permite não só a programação do equipamento como também a supervisão das informações do processo coletadas e controladas pelo CLP.

Existem várias tecnologias utilizadas em portas de comunicação do CLP. A porta serial RS232, que é cada vez mais rara em computadores e notebooks foi durante décadas uma das tecnologias predominantes. Embora grande parte dos fabricantes de CLP's ainda mantenham como opção uma porta serial ou tecnologia de rede proprietária (como por exemplo: Device Net e Profibus), CLP's mais novos utilizam como opção de comunicação uma porta ethernet, facilitando o seu acesso de computadores e notebooks pois os cabos utilizados nesta comunicação são os mesmos que interligam computadores a switches, hubs e outros equipamentos a rede.

## 2.4 Ambiente de desenvolvimento

O programa executado pelo CLP é desenvolvido através de ferramentas comercializadas ou disponibilizadas por cada fabricante. CLP's de fabricantes diferentes são programados por ambientes diferentes.

Este tipo de ferramenta disponibiliza uma ou mais linguagens para que o programador implemente a lógica desejada. A linguagem de programação utilizada na maioria dos ambientes é o Ladder.

Esta linguagem foi a primeira utilizada em programação de CLP's devido a sua semelhança com os conceitos encontrados em diagramas elétricos. A justificativa para esta semelhança está em os engenheiros e técnicos da área elétrica serem os primeiros usuários dos CLP's.

A norma IEC 61131-Parte 3 (Estrutura do Software do CLP, execução do programa e linguagens de programação; Publicado em 1993) define um padrão a ser utilizado em programação de CLP's. Embora nem todos os ambientes de programação atendam a estas especificações, todos eles possuem pelo menos parte dos conceitos e definições desta norma.

Embora seja de interesse dos usuários de CLP's uma unificação na ferramenta de desenvolvimento, pouco se faz para que um programa desenvolvido para o CLP de um fabricante possa ser carregado em um CLP de outro fabricante, pois a maioria dos deste não considera esta estratégia comercialmente interessante.

Os ambientes de desenvolvimento para CLP's disponibilizam uma ou mais linguagens de alto nível que permitem a construção de lógicas envolvendo endereços de entradas e saídas sem a necessidade do conhecimento da linguagem de máquina utilizada no acesso aos pontos de E/S. O programa desenvolvido é transformado em linguagem de máquina pelo compilador que, eventualmente, poderá gerar código de um mesmo programa para diferentes modelos de CLP's.

Assim como ocorre em computadores e notebooks, o desempenho de uma aplicação também depende da qualidade do código gerado pelo compilador da ferramenta de desenvolvimento. Em geral, diferente do que ocorre em alguns ambientes de programação, que permitem alguns tipos de otimizações e configurações durante a compilação, ambientes de programação de CLP's não disponibilizam configurações para controlar como o código será gerado e a qualidade do código acaba sendo medida após a carga do programa no CLP, com a medição do tempo do ciclo de scan,

normalmente disponibilizada pela própria ferramenta de desenvolvimento.

## 2.5 Programa de aplicação e firmware

Existem dois tipos de programas associados a um CLP: o firmware e o programa de aplicação.

O firmware é gerenciado pelo fabricante do CLP. É ele que determina quais são as funções o programador do CLP poderá utilizar em sua aplicação. A atualização de um firmware se faz necessária quando são encontrados bugs ou quando um novo recurso necessário na aplicação que está sendo desenvolvida foi lançado. Em geral, se uma aplicação foi testada com sucesso junto a um firmware, o usuário não necessita realizar a atualização.

O programa de aplicação é desenvolvido através do ambiente de desenvolvimento para realizar o controle do processo ou outras tarefas típicas em um CLP. Este programa será executado pelo firmware do CLP.

Tanto o programa de aplicação como o firmware do controlador são mantidos na memória do controlador e não podem ser perdidos quando o CLP é desligado.

## 2.6 Composição mecânica

Um CLP é formado por racks, slots e módulos.

Um rack é uma caixa contendo slots. O rack principal é onde está localizado o módulo da CPU.

Slots são compartimentos dos racks onde podem ser colocados módulos (ou cartões).

O módulo (ou cartão) representa uma placa contendo a CPU e/ou pontos de E/S.

A figura a seguir apresenta cada uma destas partes:

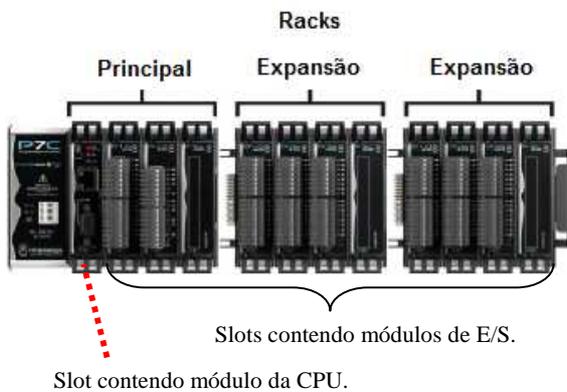


Figura 2. mecânica de um CLP

A quantidade de slots por rack depende do modelo e fabricante de CLP. No exemplo da figura anterior, cada rack possui 4 slots.

O módulo da CPU normalmente está localizado no primeiro slot do primeiro rack. Ele é o único módulo necessário para que o CLP entre em operação.

## 2.7 Exemplos

A figura a seguir apresenta um exemplo de CLP indicando algumas das partes indicadas anteriormente:



Figura 3. Exemplo de CLP de médio porte

No exemplo de CLP da figura anterior, a quantidade e tipo dos módulos de E/S podem ser configurados de acordo com a necessidade de cada aplicação escolhendo-se a quantidade de racks e os tipos de módulos utilizados em cada slot.

Enquanto uma aplicação pode utilizar uma configuração de CLP com um único rack e um único slot com a CPU, outra pode utilizar o rack principal e vários outros racks de expansão contendo diversos tipos de módulos (como por exemplo: entradas digitais, saídas digitais, entradas analógicas e saídas analógicas). A expansão do número de pontos de E/S através de racks e slots é comum em CLP's de médio e grande porte.

CLP's de pequeno porte, como o exemplo da figura a seguir, possuem alguns tipos de pontos de E/S junto ao módulo da CPU. Isto significa que é possível utilizar um único slot com um único módulo e ainda possuir pontos de E/S. Isto dependerá do modelo de CLP e da configuração do módulo da CPU de cada fabricante.



Figura 4. Exemplo de CLP de pequeno porte

## 2.8 Comunicação entre a CPU e pontos de E/S

Em alguns CLP's de pequeno porte, o número reduzido de pontos de E/S permite que entradas e saídas sejam ligadas na mesma placa que a CPU facilitando a leitura e atualização dos sinais.

Em CLP's de médio e grande porte, o alto número de pontos de E/S não permite a utilização de saídas e entradas somente no módulo da CPU justificando a existência de uma interface para troca de dados entre a CPU e os módulos de entrada e saída.

O tipo de tecnologia utilizada nesta interface depende em muito do número de pontos de E/S e da velocidade com que se é necessário ler / atualizar todas as saídas e entradas em módulos.

Alguns módulos de E/S e CPU's são interligados em redes e a comunicação entre estes dois elementos depende da troca de informações entre os dois equipamentos. Para esta finalidade, normalmente são utilizados protocolos de comunicação proprietários que permitem a troca padronizada e eficiente de informação entre as duas partes.

### 3. Processador

A CPU de um CLP é o local onde o programa do CLP é armazenado e executado. Ele também é responsável por interagir com os módulos de entradas e saídas, lendo informações das entradas na primeira etapa do ciclo de scan e atualizando o resultado da execução do programa nas saídas.

O processador utilizado em um CLP depende muito do desempenho requerido em cada modelo ou família de produto. Existem inúmeros fabricantes de CLP's e grande parte deles fabricam CLP's para vários tipos de aplicação (pequeno, médio e grande porte). Aplicações de grande porte normalmente demandam uma capacidade de processamento maior, mas também é comum encontrar pequenas aplicações que demandam grande capacidade de processamento. Semelhante ao que ocorre em medição avaliação de desempenho de computadores, o desempenho de um CLP deve ser medido considerando o tempo de execução de um ciclo de scan, o tamanho do programa e os tipos de instruções utilizadas.

Aplicações diferentes demandam requisitos diferentes e, embora um equipamento de performance superior também atenda aplicações que demandam baixo desempenho, em geral o custo de CLP's com performance superior é maior e isto acaba justificando a existência de vários modelos de CLP's que atendem a diferentes desempenhos.

É de se esperar que o desempenho de um CLP esteja intimamente ligado a tecnologia utilizada na CPU. Assim, antes de iniciar o projeto de um CLP, deve-se pensar nas aplicações que ele atenderá e qual é o desempenho necessário para estas aplicações. Como os CLP's normalmente atendem a um conjunto de aplicações, cada fabricante determina características de desempenho em cada família de CLP.

#### 3.1 Microcontroladores ou Processadores

Antes de apresentar os aspectos da utilização de cada tipo de solução de processamento, é necessário entender a diferença entre os principais tipos de tecnologias utilizados nas CPUs.

Embora existam outros tipos de soluções utilizados em CLP's, como por exemplo o FPGA<sup>4</sup>, neste tópico serão apresentadas duas destas opções: Microcontroladores e Processadores.

Um microcontrolador difere de um microprocessador em vários aspectos. Primeiro e o mais importante, é a sua funcionalidade. Para que um microprocessador possa ser usado, outros componentes devem ser adicionados, tais como memória, chipsets

e componentes para receber e enviar dados. O microcontrolador, por outro lado, foi projetado para ter todas estas funcionalidades em uma única pastilha. Comumente, um microcontrolador é chamado de "*um computador em um único chip*". Nenhum dos outros componentes externos são necessários nas aplicações, uma vez que todos os periféricos necessários já estão contidos nele.

A utilização de um microprocessador em um projeto de CLP demanda, além do processador, memória ROM para o programa, memória RAM para os dados, portas de comunicação, portas para receber os sinais de entradas e saídas digitais, conversores AD<sup>5</sup> para sinais analógicos, temporizadores para medição de tempo, dentre outros.

Embora a utilização de um microprocessador indique mais flexibilidade e possivelmente um desempenho melhor, este tipo de solução também prejudica algumas das principais características necessárias em sistemas embarcados.

Com a utilização de vários elementos (memórias, portas de comunicação e conversores) não só o custo do processador e dos vários componentes como o custo do projeto tornam a solução mais cara. Além disso, como existem vários elementos a serem interligados em um ou mais barramentos de comunicação, o circuito utilizando um microprocessador ocupa um espaço maior o que também pode inviabilizar sua utilização em alguns modelos de CLP's.

Os microcontroladores, por outro lado, possuem as memórias, portas de comunicação, conversores AD e outros recursos incorporados em um único chip. Esta característica não só simplifica o projeto do hardware do equipamento como requer uma área menor quando comparado ao processador e os outros componentes. A desvantagem na utilização de um microcontrolador esta na dificuldade de se realizar uma melhoria. O aumento de memória na arquitetura do microcontrolador, por exemplo, normalmente indica a necessidade de troca do modelo ou família. Na arquitetura do processador, a mesma necessidade demanda a troca apenas do componente que contém a memória.

Embora alguns fabricantes tentem manter compatibilidade entre os sinais presentes em algumas famílias de microcontroladores, defendendo a tese de que a migração de um modelo ao outro dentro de uma única família de microcontrolador não requer alteração do projeto, na prática esta troca normalmente não é possível de ser realizada e demanda alterações de projeto.

#### 3.2 Exemplo de arquitetura: P7C

Conforme informações do manual do equipamento, a família de controladores lógicos programáveis P7C da empresa HI Tecnologia foi desenvolvida para atender aplicações de controle de processos e seqüenciamento de máquinas. Pode possuir até 368 pontos de E/S em sua configuração completa. Sua arquitetura é baseada em bastidores (ou racks) expansíveis com capacidade de 4 slots por rack. A configuração básica compreende um rack principal equipado com fonte de alimentação e com capacidade para até 4 módulos. Já a configuração completa pode chegar a um rack principal + 5 racks de expansão, disponibilizando um total de 24 slots para utilização de módulos.

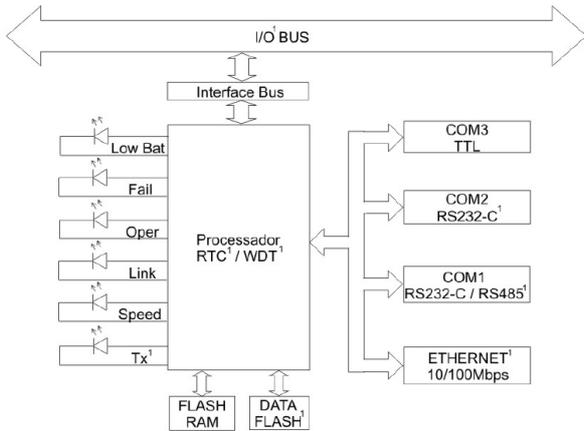
---

<sup>4</sup> Field-programmable gate arrays.

---

<sup>5</sup> Analógico digital.

A figura a seguir apresenta de forma simplificada a arquitetura e os principais elementos da CPU301, CPU utilizada no P7C:



### 3.2.1 Módulo de CPU do P7C: CPU301

O módulo CPU301 é um módulo de processamento do P7C. Esta CPU possui acesso direto a todos os módulos de E/S do equipamento e é responsável por obter e atualizar todos os sinais de processo conectados ao CLP. Disponibiliza ao usuário memória para programa de aplicação, memória de dados, data Flash, relógio em tempo real e memória não volátil (NV-RAM) para o armazenamento de informações.

Possui um canal ethernet, operando em 10/100Mbps, dois canais de comunicação serial em um conector frontal DB9 e mais um canal serial interno.

A figura a seguir, retirada do manual do P7C apresenta este módulo de CPU e seus principais periféricos:

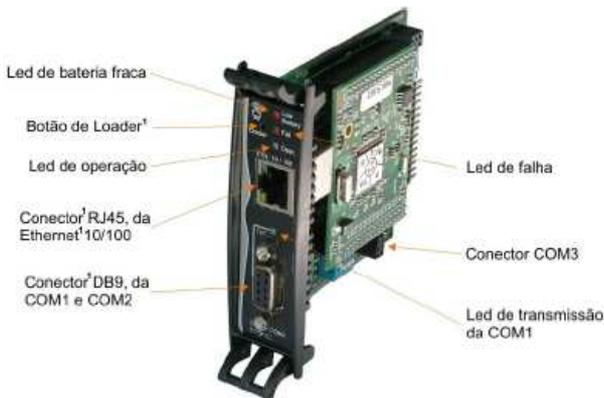


Figura 5. Módulo de CPU do P7C (CPU301)

O microcontrolador utilizado na CPU301 é o Rabbit 3000 da Rabbit Semiconductors. O Rabbit 3000 é um microcontrolador de 8 bits baseado em uma arquitetura CISC. As memórias de programa e dados são externas o que permitiu a inclusão de um grande número de periféricos internos. De um total de 128 pinos, este microcontrolador possui 56 pinos de E/S, 6 portas seriais, 10 temporizadores de 8 bits e um de 10 bits, um relógio de tempo real e uma unidade de gerenciamento de memória externa que suporta até 1MB de espaço de dados e programa, além de outros

periféricos. O clock deste microcontrolador respeita um oscilador externo. Na CPU301, este clock é de 14.5476 MHz.

### 3.2.2 Recursos de memória da CPU301

Como este microcontrolador requer memória externa mas possui uma série de periféricos internos, esta solução também utiliza parte dos conceitos de uma arquitetura de microprocessadores.

Na CPU301, o Rabbit 3000 é conectado a duas memórias flash e a uma memória RAM. A memória RAM é alimentada com uma bateria permitindo, conforme programa do usuário, a manutenção de dados de configuração e status do processo. A memória RAM possui 128KB de tamanho, a memória flash utilizada para armazenamento do programa e firmware do CLP possui 512 KB e a segunda memória flash, utilizada para armazenamento de dados históricos da aplicação possui 16 Mbits de tamanho.

A CPU do Rabbit 3000 possui uma Unidade de gerenciamento de memória (MMU) que controla como o endereço da memória lógica mapeia o endereço físico e uma unidade de interface com memória (MIU) que controla como o endereço físico mapeia no hardware atual. A figura a seguir representa uma visão geral do mapeamento de memória no Rabbit 3000:

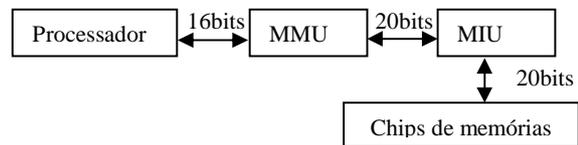


Figura 6. Mapeamento de memória no Rabbit 3000

Conforme apresentado na figura a seguir, o Rabbit 3000 possui as mesmas linhas de controle que memórias estáticas possuem: linha de dados, linhas de endereçamento, o chip select, um output enable e um write enable.

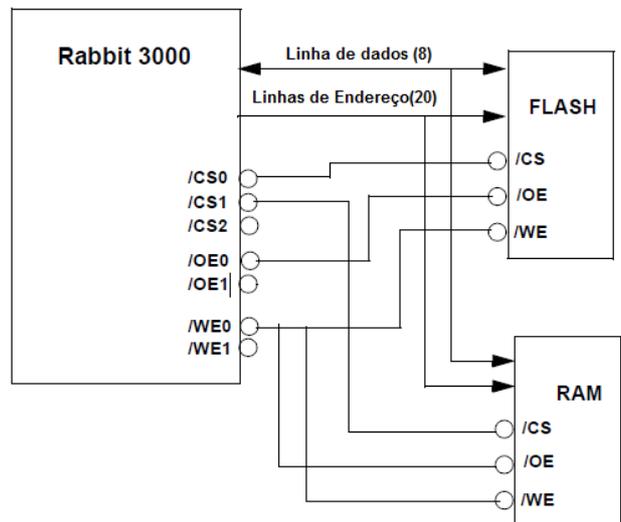


Figura 7. Acesso a memória do Rabbit 3000

As três linhas de controle, chip select, write enable e output enable são utilizadas para escolher uma das interfaces e para habilitar a escrita ou leitura de dados de cada uma das memórias.

No caso da CPU301, o chip select CS0, CS1 e CS2 são utilizados para definir a interface entre o Rabbit 3000 e cada um dos três tipos de memórias (ram, flash e data flash).

### 3.2.3 CPU301: interface com módulos de E/S

No caso da CPU301, a interface com cada um dos módulos de E/S é realizada através de um barramento paralelo. Este barramento é montado no fundo de cada rack e comandado através de alguns dos pinos de E/S do Rabbit 3000.

O desempenho de programas executados pela CPU301 atende as aplicações em que este equipamento é utilizado e a velocidade da comunicação com os módulos de E/S do P7C através do barramento paralelo não afetam ao desempenho deste equipamento nas aplicações em que eles são utilizados.

## 3.3 Arquitetura ARM em CLP's

Um outro tipo de tecnologia utilizado atualmente em projetos de CLP's é a arquitetura ARM.

A arquitetura ARM (Advanced RISC Machine) utiliza um processador de 32 bits. É usada principalmente em sistemas embarcados. Muito usada na indústria e na informática, seu desenvolvimento se deu visando obter o melhor desempenho possível, com a limitação de ser simples, ocupar pouca área e ter baixo consumo de energia.

Os processadores ARM são conhecidos pela sua versatilidade, pois possuem poucas instruções para programação. São encontrados em PDAs, telefones celulares, periféricos de computador e aplicações industriais.

Esta arquitetura prevê a utilização de 16 registradores de uso geral e instruções de três endereços.

É uma arquitetura licenciada, de maneira que diversos fabricantes produzam chips semelhantes.

### 3.3.1 ARM9 – ARM1705

Um exemplo deste tipo de arquitetura pode ser encontrado no microprocessador ARM1705 da Texas Instruments. Chegando a 450 MHz, este microprocessador possui muito mais recurso que o que Rabbit 3000 possui.

Seu sistema de gerenciamento de memória é mais elaborado que o encontrado no Rabbit 3000 utilizando, por exemplo, caches e buffers de escrita.

Além da interface com memória externa semelhante ao encontrado no Rabbit 3000, possui 168 KB de RAM e 64 KB de ROM de memória interna. O AM1705 ainda possui alguns periféricos que não são encontrados no Rabbit 3000, como por exemplo, um controlador ethernet 10/100.

## 4. Projeto de um CLP

Os principais obstáculos encontrados no projeto de arquitetura de um CLP estão relacionados aos custos das tecnologias utilizadas na fabricação.

### 4.1 Encapsulamento do chip

O tipo do encapsulamento do chip, por exemplo, é um fator determinante para algumas decisões. Tomemos como exemplo os tipos de encapsulamento de chips BGA (Ball Grid Array) e o QFP (Quad Flat Pack)

BGA é uma das tecnologias mais moderna em encapsulamentos onde os passos padrões são 1.5 mm e 1.27 mm.

QFP's são conhecidos como componentes "fine pitch", desde que o passo de terminais estejam abaixo de .65 mm até .3 mm.

A produção de CLP's de um fabricante nacional pode ser considerada baixa quando comparada a de um fabricante de celulares, por exemplo. Um montador de placas que atende a um volume pequeno não possui tecnologia para montar placas com encapsulamento BGA e, por outro lado, empresas com tecnologia para montar placas em BGA não se interessam pelo mercado de baixo volume.

Desta forma, a inviabilidade do BGA inibe a escolha de chips com este tipo de tecnologia.

## 4.2 Opções de processadores com outros focos

Um outro aspecto importante no projeto e escolha da tecnologia a ser utilizada na CPU do CLP é o foco de grande parte dos fabricantes de processadores. Acompanhando a demanda do mercado, a indústria de sistemas embarcados cresceu e fabricantes de processadores acabaram focando o seu desenvolvimento para este mercado.

Sistemas embarcados como os CLP's possuem demandas diferentes das utilizadas em processadores de celulares, iPads e iPods, por exemplo. Como grande parte dos desenvolvimentos de processadores foram focados para outros tipos de sistema embarcados, a escolha de um novo processador para uma arquitetura de uma CPU pode "ganhar" uma série de recursos desnecessários ao ambiente do CLP tornando o projeto mais caro.

## 4.3 Considerações finais

A tecnologia e os conceitos envolvidos no projeto de um CLP não devem ser considerados grandes obstáculos. A arquitetura se assemelha em muitos aspectos ao que é utilizado em projeto e arquitetura de computadores e outros sistemas embarcados.

Diante de uma grande variedade, não é difícil encontrar um microprocessador ou microcontrolador que atenda aos requisitos necessários a CPU de um CLP. Entretanto, o grande desafio no projeto de uma nova arquitetura é escolher dentre as muitas opções disponíveis no mercado qual é a de melhor custo benefício.

## 5. REFERENCIAS

- [1] Guimarães, H. C. F., 2005. Norma IEC61131-3 para programação de Controladores Programáveis: estudo e aplicação. Projeto de Graduação. Universidade Federal do Espírito Santo.
- [2] Diniz, A. A. e Guieiro, G. A., 2009. Testes de desempenho e capacidade de sistemas de automação. 13º Seminário de Automação de Processos. São Paulo, SP.
- [3] National Instruments, 2011. Como melhorar o desempenho de Sistemas Baseados em CLP? Revista Sabereletrônica. <http://www.sabereletronica.com.br/secoes/leitura/1757> (20/06/2011)
- [4] Brune, O., 2011. CLPs de Pequeno Porte. Revista Mecatrônica Atual. <http://www.mecatronicaatual.com.br/secoes/leitura/794> (22/06/2011)
- [5] Bottura Filho, J. A.. Benefícios da norma IEC61131-3 aplicada a CLP s.

- [6] Zelenovsky, R., Mendonça, A. Arquitetura de Microcontroladores Modernos.
- [7] HI Tecnologia, 2010. Manual do usuário controlador P7C.
- [8] Fiamoncini, J. C., 2004. Desenvolvimento de drivers de dispositivos para uma plataforma de sistema embarcado microcontrolado. Universidade do Vale do Itajaí.
- [9] Tech Info, 2008. Características Gerais do ARM. <http://www.nishicom.com.br/techinfo/?p=24> (23/06/2011)
- [10] Nomenclatura e Encapsulamento de Componentes SMD <http://smd-on-line.com/NomenclaturaEncCompSMD.htm> (23/06/2011)