

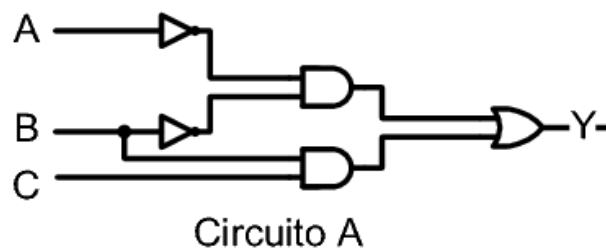
## Laboratório 2

1. Observe a seguinte expressão lógica:

$$F(A,B,C,D,E) = \sum(0, 2, 5, 8, 13, 15, 18, 21, 24, 29, 31)$$

- Minimize esta expressão lógica utilizando mapa de *Karnaugh*
- Escreva a tabela verdade para a expressão;
- Faça o diagrama lógico para a expressão minimizada;
- Implemente este circuito em esquemático (extensão .bdf);
- Implemente este circuito em VHDL estrutural (extensão .vhd), mas sem usar nenhuma minimização. Faça simplesmente uma expressão do OR de todos os 11 mintermos da função;
- Faça a simulação no Quartus para verificar o funcionamento para todas as 32 combinações de entrada dos itens (d) e (e).
- Teste estes circuitos na DE1 (use as chaves *dip switch* como entrada e um led como saída).
- Verifique os netlists gerados pelo Quartus para ambas as versões, bdf e vhd. Compare com seu circuito minimizado.

2. Considere o circuito apresentado em aula para ilustrar a ocorrência de *hazards*:



- Implementar o circuito na DE1 (em bdf)
- Faça a simulação funcional do circuito
- Faça a simulação de timing para o circuito. Explique o que acontece. Isto difere do comportamento esperado quanto a hazards?
- Qual seria a possível explicação?